

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

APPLICANT(s): Yamanaka Hideo DOCKET: 075834.00466
SERIAL NO: Unassigned GROUP ART UNIT: Unassigned
FILED: Herewith EXAMINER: Unassigned
INVENTION: MANUFACTURING PROCESS FOR ULTRA SLIM
ELECTROOPTIC DISPLAY DEVICE UNIT
CUSTOMER NO. 33448

SUBMISSION OF PRIORITY DOCUMENTS

Mail Stop Patent Application
Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

S I R:

Applicant hereby submits a certified copy of Japanese Patent Application Number JP2003-083056 filed March 25, 2003, and Japanese Patent Application Number JP2004-024897 filed January 30, 2004, and hereby claims priority in the attached United States patent application under the provisions of 35 USC §119. Applicant requests that the claim for priority to these previously filed patent applications be made of record in this application.

Date: 3/24/04

Respectfully submitted,


Robert J. Depke

HOLLAND & KNIGHT LLC
131 South Dearborn Street, 30th Floor
Chicago, Illinois 60603
Tel: (312) 422-9050
Attorney for Applicants

(Reg. #37,607)

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 3 年 3 月 2 5 日
Date of Application:

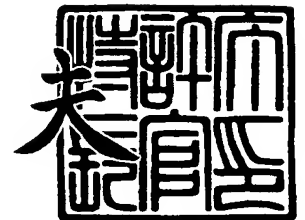
出 願 番 号 特 願 2 0 0 3 - 0 8 3 0 5 6
Application Number:
[ST. 10/C] : [J P 2 0 0 3 - 0 8 3 0 5 6]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 3 年 1 1 月 2 6 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 0290396505

【提出日】 平成15年 3月25日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 21/02

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 山中 英雄

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 安藤 国威

【代理人】

【識別番号】 100099508

【弁理士】

【氏名又は名称】 加藤 久

【電話番号】 092-413-5378

【手数料の表示】

【予納台帳番号】 037590

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0105791

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 超薄型電気光学表示装置の製造方法

【特許請求の範囲】

【請求項1】 単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、

前記支持基板上に前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項2】 それぞれ単結晶半導体からなる種子基板および支持基板の両方に多孔質半導体層を形成する工程と、

前記種子基板および支持基板の両方に、それぞれ前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、

前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、

前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、

前記種子基板の分離により露出した前記単結晶半導体層の表面を水素アニール処理によりエッチングして平坦化する工程と、

このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前

記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層をそれぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板を同支持基板の多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 3】 単結晶半導体からなる支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、

剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 4】 単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、

水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化す

る工程と、

このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板の所定深さにイオン注入層を形成する工程と、

剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と

を含む超薄型電気光学表示装置の製造方法。

【請求項5】 単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、

前記支持基板上に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記単結晶半導体層上に、絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記種子基板のイオン注入層と前記支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を前記イオン注入層の歪部から分離する工程と、

水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により前記表示領域に多結晶半導体層を、前記周辺回路領域に単結晶半導体層を、それぞれ

れ形成する工程と、

前記表示領域の多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、

前記支持基板を前記多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む超薄型電気光学表示装置の製造方法。

【請求項 6】 前記支持基板の分離は、前記各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って前記単結晶半導体層から少なくとも前記多孔質半導体層まで溝を形成した後に行うことを特徴とする請求項 1, 2 または 5 に記載の超薄型電気光学表示装置の製造方法。

【請求項 7】 前記支持基板の分離は、前記各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って前記単結晶半導体層から少なくとも前記支持基板のイオン注入層の歪部まで溝を形成した後に行うことを特徴とする請求項 3 または 4 に記載の超薄型電気光学表示装置の製造方法。

【請求項 8】 前記多孔質半導体層からの分離は、回転中の前記多孔質半導体層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことを特徴とする請求項 1, 2, 5 または 6 に記載の超薄型電気光学表示装置の製造方法。

【請求項 9】 前記剥離用アニール処理後のイオン注入層の歪部からの分離は、回転中の前記イオン注入層への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことを特徴とする請求項 3, 4, 5 または 7 に記載の超薄型電気光学表示装置の製造方法。

【請求項 10】 前記高圧流体ジェットは、微細な固体を添加したものであることを特徴とする請求項 8 または 9 に記載の超薄型電気光学表示装置の製造方法。

【請求項 11】 前記高圧流体ジェットは、超音波を印加したものであることを特徴とする請求項 8 または 9 に記載の超薄型電気光学表示装置の製造方法。

【請求項 12】 前記多孔質半導体層からの分離は、回転中の前記多孔質半

導体層へのレーザー加工により行うことを特徴とする請求項 1, 2, 5 または 6 に記載の超薄型電気光学表示装置の製造方法。

【請求項 13】 前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザー加工により行うことを特徴とする請求項 3, 4, 5 または 7 に記載の超薄型電気光学表示装置の製造方法。

【請求項 14】 前記多孔質半導体層からの分離は、回転中の前記多孔質半導体層へのレーザーウオータージェット加工により行うことを特徴とする請求項 1, 2, 5 または 6 に記載の超薄型電気光学表示装置の製造方法。

【請求項 15】 前記イオン注入層からの分離は、回転中の前記イオン注入層へのレーザーウオータージェット加工により行うことを特徴とする請求項 3, 4, 5 または 7 に記載の超薄型電気光学表示装置の製造方法。

【請求項 16】 前記剥離用アニールは、ラピッドサーマルアニールにより行うことを特徴とする請求項 3, 4 または 5 に記載の超薄型電気光学表示装置の製造方法。

【請求項 17】 前記剥離用アニールは、前記支持基板の裏面から熱放射させることを特徴とする請求項 16 に記載の超薄型電気光学表示装置の製造方法。

【請求項 18】 前記単結晶半導体層の表面を、紫外線照射硬化型テープを介して流体冷却することを特徴とする請求項 17 に記載の超薄型電気光学表示装置の製造方法。

【請求項 19】 前記表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 20】 前記表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 2 1】 前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、

透明電極形成して配向膜形成および配向処理した対向基板を、配向膜形成および配向処理した前記電気光学表示素子基板に、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 2 2】 前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、

透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 2 3】 前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、

透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した前記電気光学表示素子基板の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、

液晶注入封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の

製造方法。

【請求項 24】 前記単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし

、

液晶注入封止した後に前記支持基板を分離し、

前記分離後の超薄型電気光学表示素子基板内に支持体を接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 25】 前記単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし

、

液晶注入封止した後に前記支持基板を分離し、

前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 26】 前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の

製造方法。

【請求項 27】 前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、

前記支持基板の分離を行い、

この分離後の電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 28】 前記電気光学表示素子基板の表示部の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示部の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 29】 前記電気光学表示素子基板の表示部の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、少なくとも表示部の画素開口部の光透過性材料を露出させ、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 30】 配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 31】 配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、

前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する
ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の
製造方法。

【請求項 3 2】 前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した前記電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割後に液晶注入封止することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 3 3】 前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成し、

さらに配向膜形成および配向処理した前記電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

前記各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 3 4】 前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成し、

さらに配向膜形成および配向処理して切断した前記電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、

液晶注入封止する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 35】 前記表示素子部および周辺回路部を形成した支持基板に、画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 36】 前記表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

前記分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 37】 前記分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、画素表示素子に接続した陰極、有機 EL 発光層および陽極を形成し、

耐湿性樹脂により封止した後に前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 38】 前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機 EL 発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 39】 前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機 EL 発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記支持基板の分離を行い、

この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、

前記各超薄型電気光学表示装置に分割する

ことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 40】 前記分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、

前記電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、

この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に前記表示素子部および周辺回路部を形成した支持基板、に画素表示素子に接続した陽極、有機 EL 発光層および陰極を形成し、

耐湿性樹脂により封止した後に前記各超薄型電気光学表示装置に分割することを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 4 1】 前記分離は、紫外線照射硬化型テープにより保持した状態で行うことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 4 2】 前記表示領域の画素開口部の多結晶半導体層を除去した後、絶縁膜および遮光性金属膜をそれぞれ順に形成してから前記光透過性材料を埋め込み、前記表示素子部を形成した多結晶半導体層の側部あるいは上部と側部とを絶縁膜を介した遮光性金属膜で覆うことを特徴とする請求項 1 から 7 のいずれかに記載の超薄型電気光学表示装置の製造方法。

【請求項 4 3】 前記表示領域の画素開口部の底の前記遮光性金属膜を除去してから前記光透過性材料を埋め込むことを特徴とする請求項 4 2 記載の超薄型電気光学表示装置の製造方法。

【請求項 4 4】 前記種子基板に形成する多孔質半導体層は、前記支持基板に形成する多孔質半導体層よりも高い多孔率とする請求項 2 記載の超薄型電気光学表示装置の製造方法。

【請求項 4 5】 前記種子基板に形成する多孔質半導体層は、前記支持基板に形成する多孔質半導体層よりも厚くする請求項 2 記載の超薄型電気光学表示装置の製造方法。

【請求項 4 6】 前記絶縁層は、少なくとも
酸化シリコン膜、
酸化窒化シリコン膜、
酸化シリコンと窒化シリコンとの積層膜、
窒化シリコン膜、
酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、
および、酸化アルミニウム膜
のうち少なくとも一種を含むものであることを特徴とする請求項 2, 4 または 5
に記載の超薄型電気光学表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、高輝度、高精細、高機能の透過型液晶表示装置（LCD; Liquid Crystal Display）、反射型液晶表示装置、上面発光型有機EL（Electro Luminescence）表示装置、下面発光型有機EL表示装置などの超薄型電気光学表示装置の製造方法に関する。

【0002】

【従来の技術】

透過型高温多結晶シリコン（以下、「ポリSi」と称す。）TFT（Thin Film Transistor）LCDの場合、石英ガラスに減圧CVD（Chemical Vapor Deposition）等により微結晶Si薄膜を形成し、さらにSiイオン注入によりアモルファスSi化した後に、例えば620℃12時間の固相成長法により大粒径ポリSi薄膜を形成し、その膜にLCDの周辺回路および表示素子などを形成している。

【0003】

また、透過型または反射型低温ポリSiTFTLCDまたは有機EL（Electro Luminescence）ディスプレイ（以下「有機EL」と称す）の場合、ほうけい酸ガラスやアルミノけい酸ガラスなどの低歪点ガラスにプラズマCVD等によりアモルファスSi薄膜を形成し、エキシマレーザーアニール（ELA）による結晶化で大粒径ポリSi薄膜を形成し、その膜にLCD周辺回路および表示素子、または有機EL周辺回路および表示素子などを形成している。

【0004】

ところが、これらの高温ポリSiTFTLCD、低温ポリSiTFTLCDまたは有機ELの場合、単結晶Siに比べ電子・正孔移動度が低いポリSi薄膜上に、LCDまたは有機ELの周辺回路を形成するため、デバイス特性、特に高速動作性が問題となる。

【0005】

近年、LCOS（Liquid Crystal On Silicon）と呼ばれる反射型LCDが、

プロジェクトなどに採用されている。これは単結晶 Si の高い電子・正孔移動度を利用したものである。LCOS は、汎用 MOSLSI 技術によって単結晶 Si 基板表面に周辺回路および表示素子のみならず、映像信号処理回路やメモリ回路などの機能を取り込んだものであり、高輝度、高精細、高機能という特徴を有する。

【0006】

ところが、LCOS は、強い入射光の漏れによる TFT リーク電流が画質および信頼性に問題を起こしやすい。そのため、漏れ光対策によって、加工工数増大、歩留および生産性低下をもたらしている。そこで、SOI (Silicon On Insulator) 基板 (例えば、特許文献 1～6 参照) の採用が考えられるが、この場合は単結晶 Si 基板が光透過しないため、反射型 LCD および上面発光型有機 EL に限定されてしまう。

【0007】

本発明者は、特許文献 7 にて、単結晶 Si 基板を用いて透過型 LCD を作製する方法を提案している。この場合の透過型 LCD は、単結晶 Si 基板表面に周辺回路と反射膜を内蔵した透明樹脂埋め込みの画素表示部を形成し、その裏面を研削および研磨して単結晶 Si 薄膜マトリックスアレイを形成し、色フィルタ基板と透明樹脂で貼り合わせるものである。

【0008】

【特許文献 1】

特許第 2608351 号公報

【特許文献 2】

特開平 11-195562 号公報

【特許文献 3】

特許第 3048201 号公報

【特許文献 4】

特開 2000-196047 号公報

【特許文献 5】

特開 2001-77044 号公報

【特許文献6】

特開平5-211128号公報

【特許文献7】

特許第3218861号公報

【0009】

【発明が解決しようとする課題】

ところが、プロジェクタなどの強い光が入射する装置に、特許文献7に記載のような単結晶Si基板表面に周辺回路と画素表示部とを形成した透過型LCDを用いた場合、単結晶Si基板が高い電子・正孔移動度を有し、非常に高感度であることから、強い入射光によるTFTRリーク電流が問題となりやすい。

【0010】

また、最近のLCOSなどの高輝度反射型LCDでも、強い入射光による表示部のTFTRリーク電流が問題となっている。さらに、将来、下面発光型有機ELでも、高輝度化が進むほど自分自身で発した光の漏れによるTFTRリーク電流が問題となる可能性がある。

【0011】

そこで、本発明においては、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCD、反射型LCD、上面発光型有機EL、下面発光型有機ELなどの電気光学表示装置を得ることを目的とする。

【0012】

【課題を解決するための手段】

本発明の第1の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を

多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0013】

本製造方法では、単結晶半導体からなる支持基板に多孔質半導体層および単結晶半導体層を形成し、この単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0014】

本発明の第2の超薄型電気光学表示装置の製造方法は、それぞれ単結晶半導体からなる種子基板および支持基板の両方に多孔質半導体層を形成する工程と、種子基板および支持基板の両方に、それぞれ多孔質半導体層を介して単結晶半導体層を形成する工程と、種子基板および支持基板の少なくとも一方に、単結晶半導体層を介して絶縁層を形成する工程と、種子基板および支持基板を絶縁層の形成面で貼り合わせる工程と、種子基板を、種子基板の多孔質半導体層から分離する工程と、種子基板の分離により露出した単結晶半導体層の表面を水素アニール処理によりエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を同支持基板の多孔質半導体層から分離する工程と、分離後

の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0015】

本製造方法では、種子基板および支持基板の両方に多孔質半導体層および単結晶半導体層を形成し、絶縁層を介してこれらの両基板を貼り合わせ、種子基板を種子基板の多孔質半導体層において分離することにより、支持基板の多孔質層上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層を水素アニール処理でエッチングして平坦化した後に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板の多孔質層上の超薄型SOI層に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0016】

本発明の第3の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0017】

本製造方法では、支持基板の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により、表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体 TFT 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体 TFT 周辺回路とを同一支持基板上に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0018】

本発明の第4の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理によりイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板を同種子基板のイオン注入層の歪部から分離する工程と、水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板の所定深さにイオン注入層を形成する工程と、剥離用アニール処理を行う工程と、支持基板をイオン注入層の歪部から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程とを含む。

【0019】

本製造方法では、イオン注入層を形成した種子基板に、絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層と

を共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより支持基板上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体TFT層に表示領域部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一支持基板上に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0020】

本発明の第5の超薄型電気光学表示装置の製造方法は、単結晶半導体からなる種子基板にイオン注入層を形成する工程と、単結晶半導体からなる支持基板に多孔質半導体層を形成する工程と、支持基板上に、多孔質半導体層を介して単結晶半導体層を形成する工程と、単結晶半導体層上に、絶縁層を形成する工程と、種子基板のイオン注入層と支持基板の絶縁層とを貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成する工程と、剥離用アニール処理を行い、種子基板をイオン注入層の歪部から分離する工程と、水素アニール処理により単結晶半導体層の表面をエッチングして平坦化する工程と、このエッチングした単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成する工程と、表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成する工程と、支持基板を多孔質半導体層から分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、支持体の貼り付け後、各超薄型電気光学表示装置に分

割する工程とを含む。

【0021】

本製造方法では、イオン注入層を形成した種子基板に、多孔質半導体層、単結晶半導体層および絶縁層を形成した支持基板を貼り合わせ、熱処理により種子基板のイオン注入層と支持基板の絶縁層とを共有結合させて単結晶半導体層を形成し、剥離用アニール処理後に種子基板をイオン注入層において分離し、さらに水素アニール処理により単結晶半導体層の表面をエッチングして平坦化を行うことにより、支持基板上に超薄型SOI層が形成される。その後、この支持基板の単結晶半導体層に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層を、それぞれ形成し、表示領域の多結晶半導体層に表示部を、周辺回路領域の単結晶半導体層に周辺回路部を、それぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFE表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFE周辺回路とを同一支持基板上に形成することができる。そして、支持基板を分離して支持体を貼り付け、各超薄型電気光学表示装置に分割することにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の超薄型電気光学表示装置が得られる。

【0022】

上記本発明の第1から第5の電気光学表示装置の製造方法において、支持基板の分離は、各超薄型電気光学表示装置に分割する際の分割領域内の分割線に沿って単結晶半導体層から少なくとも多孔質半導体層またはイオン注入層まで溝を形成した後に行うことが望ましい。これにより、支持基板から分離される超薄型または超薄型SOI構造の電気光学表示素子基板層が予め分割されるため、支持基板の分離が容易となる。なお、溝形成の際、超薄型または超薄型SOI構造の電気光学表示素子基板層は支持基板によって支持されているため、溝形成時の割れ、欠け、クラックの発生が防止される。

【0023】

多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部からの分離

は、回転中の多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部への気体、液体、または気体と液体との混合体の高圧流体ジェットの噴射により行うことができる。特に気体と液体との混合体の高圧流体ジェットの噴射では、液体に気体のバブルが混入し、このバブル破裂時の衝撃力によってより効果的に分離を行うことができる。

【0024】

ここで、高圧流体ジェット噴射は、微細な固体を添加したものとすれば、この微細な固体が多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部に直に衝突することによってより効果的に分離を行うことができる。また、高圧流体ジェット噴射は、超音波を印加したものとすれば、超音波振動が多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部に作用し、より効果的に多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部からの分離を行うことができる。

【0025】

また、多孔質半導体層からの分離またはイオン注入層からの分離は、回転中の多孔質半導体層またはイオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により行うことができる。特に、分離前に溝を形成した場合には、この回転中の多孔質半導体層またはイオン注入層へのレーザー加工あるいはレーザーウオータージェット加工により、また、回転中の多孔質半導体層または剥離用アニール処理後のイオン注入層の歪部への高圧流体ジェット噴射により、さらに効果的に多孔質半導体層またはイオン注入層からの分離を行える。

【0026】

ここで、上記本発明の超薄型電気光学表示装置の製造方法において、表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより、超薄型電気光学表示装置としての超薄型の反射型LCDが得られる。

【0027】

あるいは、超薄型の反射型LCDは、表示素子部および周辺回路部を形成した支持基板に所定の液晶ギャップを介して対向基板を重ね合わせてシールした後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0028】

また、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理した対向基板を、配向膜形成および配向処理した電気光学表示素子基板に、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割後に液晶注入封止することにより、超薄型の反射型LCDが得られる。

【0029】

また、超薄型の反射型LCDは、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0030】

あるいは、超薄型の反射型LCDは、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップに、所定の液晶ギャップを介して重ね合わせてシールし、液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0031】

また、超薄型の反射型LCDは、単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせて

シールし、液晶注入封止した後に支持基板を分離し、分離後の超薄型電気光学表示素子基板内に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【 0 0 3 2 】

あるいは、超薄型の反射型 LCD は、単結晶半導体層の電気光学表示素子基板内の良品チップに所定の液晶ギャップを介して対向基板の良品チップを重ね合わせてシールし、液晶注入封止した後に支持基板を分離し、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【 0 0 3 3 】

一方、超薄型電気光学表示装置としての超薄型の透過型 LCD は、上記本発明の超薄型電気光学表示装置の製造方法において、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【 0 0 3 4 】

あるいは、超薄型の透過型 LCD は、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールした後、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【 0 0 3 5 】

また、超薄型の透過型LCDは、電気光学表示素子基板の表示部の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示部の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0036】

あるいは、超薄型の透過型LCDは、電気光学表示素子基板の表示部の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、少なくとも表示部の画素開口部の光透過性材料を露出させ、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0037】

また、超薄型の透過型LCDは、配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0038】

あるいは、超薄型の透過型LCDは、配向膜形成および配向処理した前記電気

光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールした後に液晶注入封止し、支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0039】

また、超薄型の透過型LCDは、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極形成して配向膜形成および配向処理した電気光学表示素子基板に、透明電極形成して配向膜形成および配向処理した対向基板を、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割後に液晶注入封止することにより得られる。

【0040】

また、超薄型の透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電極を形成して配向膜形成および配向処理した電気光学表示素子基板内の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、各超薄型電気光学表示装置に分割した後に液晶注入封止、あるいは液晶注入封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0041】

あるいは、超薄型の透過型LCDは、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した透明電

極を形成し、さらに配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップに、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、所定の液晶ギャップを介して重ね合わせてシールし、液晶注入封止することにより得られる。

【0042】

上記本発明の超薄型電気光学表示装置の製造方法において、表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより、超薄型電気光学表示装置としての超薄型の上面発光型有機ELが得られる。

【0043】

あるいは、超薄型の上面発光型有機ELは、表示素子部および周辺回路部を形成した支持基板の画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0044】

また、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に支持体を接着剤で貼り付けた後、画素表示素子に接続した陰極、有機EL発光層および陽極を形成し、耐湿性樹脂により封止した後に各超薄型電気光学表示装置に分割することにより、超薄型の上面発光型有機ELが得られる。

【0045】

一方、超薄型電気光学表示装置としての超薄型の下面発光型有機ELは、上記本発明の超薄型電気光学表示装置の製造方法において、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に

支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0046】

あるいは、超薄型の下面発光型有機ELは、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に支持基板の分離を行い、この分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り付け、各超薄型電気光学表示装置に分割することにより得られる。

【0047】

また、超薄型の下面発光型有機ELは、上記本発明の超薄型電気光学表示装置の製造方法において、分離後の超薄型電気光学表示素子基板に透明な支持体を透明接着剤で貼り付けた後、電気光学表示素子基板の表示領域の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料により埋め込み表面平坦化し、この上に画素表示素子に接続した陽極、有機EL発光層および陰極を形成し、耐湿性樹脂により封止した後に各超薄型電気光学表示装置に分割することにより得られる。

【0048】

なお、本発明の超薄型電気光学表示装置の製造方法において、分離は、紫外線照射硬化型テープにより保持した状態で行うことが望ましい。紫外線照射硬化型テープは粘着力が強いので、この紫外線照射硬化型テープにより強固に保持および表面保護した状態で、分離を行うことができる。特に、分割領域内の分割線に沿って溝形成した場合は、溝内部がこの紫外線照射硬化型テープの紫外線照射硬化型接着剤で充填保持されるので、分離層からの分離時のストレスによる超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することができる。また、不要な多孔質半導体層などのエッチング時にも保護層として作用するため、超薄型電気光学表示素子基板周辺部の欠け、クラック、割れ、エッチング

むらなどを防止することができる。さらに、紫外線照射硬化型テープは紫外線の照射によって粘着力が弱まり剥離しやすくなるため、分離後は糊残りなく容易に除去することができる。その上、帯電防止の紫外線照射硬化型テープであるため、電気光学表示素子基板内に形成した半導体デバイスが分離または剥離時に静電気ダメージを受けるのを防止することができる。なお、用途に応じて糊残りのない帯電防止の熱膨張剥離型粘着剤のテープを用いることもできる。

【0049】

ところで、SOI構造を構成する絶縁層は、少なくとも酸化シリコン膜、酸化シリコン膜、酸化シリコンと窒化シリコンとの積層膜、窒化シリコン膜、酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、および、酸化アルミニウム膜のうち少なくとも一種を含むものとするのが望ましいが、特に窒化系シリコン膜を含むものとするのが望ましい。これにより、単結晶半導体層への表示素子および周辺回路の形成プロセス中に、支持基板側から単結晶半導体層への特性悪化元素、例えばハロゲン元素の浸透を防止することができる。また、この表示素子および周辺回路の形成プロセス中、単結晶半導体層が、支持基板に形成した多孔質半導体層の熱膨張の悪影響例えば反り歪を受けるのを防止することができる。

【0050】

本発明の超薄型電気光学表示装置の製造方法において、表示領域の画素開口部の多結晶半導体層を除去した後、絶縁膜および遮光性金属膜をそれぞれ順に形成してから透光性材料を埋め込み、表示素子部を形成した多結晶半導体層の側部あるいは上部と側部とを絶縁膜を介した遮光性金属膜を覆うことによって、遮光性金属膜の遮光作用より強い入射光による表示素子部のTFTへの漏れ光を防止することができる。

【0051】

また、このとき、表示領域の画素開口部の底の遮光性金属膜を除去してから透光性材料を埋め込むことによって、表示領域の画素開口部の底が光透過するため、透過型LCDが得られる。

【0052】

【発明の実施の形態】

(A) 多孔質半導体層分離法

(A-1) 透過型LCD

本実施形態においては、多孔質シリコン（以下、「Si」と称す。）層を使用した多孔質半導体層分離法による透過型LCDの製造方法について説明する。図1から図10は、本発明の実施の形態における多孔質Si層分離法による透過型LCDの製造工程図である。

【0053】

(1) 支持基板としての単結晶Si基板10に陽極酸化で多孔質Si層（低多孔質Si層11a・高多孔質Si層11b・低多孔質Si層11c）を形成する（図1参照）。

【0054】

①まず、例えば12インチφ、1.2mm厚のp型単結晶Si（抵抗率0.01~0.02Ω・cm）基板（以下、「Si基板」と称す。）10に、モノシランガス、ジボランガスのCVD法によりボロン 1×10^{19} atoms/cm³程度の濃度でp型不純物を添加し、約10μm厚の高濃度の半導体エピタキシャル成長の単結晶Si層（後述する低多孔質層Si層11aに相当する）を形成する。

【0055】

②この高濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン 5×10^{14} atoms/cm³程度の濃度でp型不純物を添加し、約20μm厚の低濃度の半導体エピタキシャル成長の単結晶Si層（後述する高多孔質Si層11bに相当する）を形成する。

【0056】

③さらに、この低濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン 5×10^{19} atoms/cm³程度の濃度でp型不純物を添加し、約10μm厚の高濃度の半導体エピタキシャル成長の単結晶Si層（後述する低多孔質Si層11cに相当する）を形成する。

【0057】

なお、CVD法での単結晶Si層形成には、水素化物原料のモノシラン（Si

H₄) 以外に、同じく水素化物原料のジシラン (Si₂H₆)、トリシラン (Si₃H₈)、テトラシラン (Si₄H₁₀) や、ハロゲン化物原料のジクロルシラン (SiH₂Cl₂)、トリクロルシラン (SiHCl₃)、四塩化ケイ素 (SiCl₄) などの原料ガスを用いることができる。また、単結晶 Si 層の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0058】

④その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、10mA/cm²の電流密度で約5分間電流を流し、高濃度層に多孔率の低い低多孔質 Si 層 11a、11c、低濃度層に多孔率の高い高多孔質 Si 層 11b を形成する。

【0059】

なお、陽極化成における Si の溶解反応ではフッ化水素溶液中の Si の陽極反応には正孔が必要であるため、基板には多孔質化しやすい p 型 Si 基板を用いるのが望ましいが、これに限るものではない。

【0060】

また、このように、陽極化成法により多孔質層を形成する場合は、多孔質層を多孔率の異なる複数の層で構成することができる。例えば、上記のように、単結晶 Si 基板 10 上に第1の低多孔質 Si 層 11a、高多孔質 Si 層 11b、第2の低多孔質 Si 層 11c を順に形成した3層構造とするほか、単結晶 Si 基板 10 の上に高多孔質 Si 層 11b と低多孔質 Si 層 11c とを順に形成した2層構造としてもよい。

【0061】

このとき、高多孔質 Si 層 11b の多孔率は40～80%の範囲で、低多孔質 Si 層 11a、11c の多孔率は10～30%の範囲とする。このように異なる多孔率の複数の層のそれぞれの厚みは、陽極化成時の電流密度および時間や、陽極化成時の化成溶液の種類または濃度を変えることで任意に調整することができる。

【0062】

なお、Si 基板 10 としては、CZ (Czochralski) 法、MCZ (Magnetic Fi

eld Applied Czochralski) 法や F Z (Floating Zone) 法などで作成された単結晶 Si 基板のみならず、基板表面が水素アニール処理された単結晶 Si 基板、あるいはエピタキシャル単結晶 Si 基板などを用いることができる。もちろん、単結晶 Si 基板に代えて単結晶 Si Ge 基板、更には Si C 基板、Ga As 基板や In P 基板等の単結晶化合物半導体基板を用いることもできる。

【0063】

(2) 多孔質 Si 層 (低多孔質 Si 層 11c) 上に半導体エピタキシャル成長の単結晶 Si 層 12a を形成する (図 1 参照)。

【0064】

①まず、CVD 半導体エピタキシャル成長装置内において、水素雰囲気中 1000~1100℃程度でプリベークを行い、低多孔質 Si 層 11c の表面の孔を封止して表面を平坦化する。水素アニールは、1050℃で 0.0013 nm/min、1100℃で 0.0022 nm/min のエッチング速度で行う。

【0065】

②この後、1020℃まで降温し、モノシランガスなどを原料ガスとする CVD を行い、約 3 μm 厚の半導体エピタキシャル成長の単結晶 Si 層 12a を形成する。

【0066】

(3) 単結晶 Si 層 12a の表面を熱酸化して絶縁層としての約 100 nm 厚の SiO₂ (酸化シリコン) 層 13a を形成し、表示領域の SiO₂ 層 13a を残して周辺回路領域の SiO₂ 層 13a をエッチングにより除去する。そして、CVD 法の半導体エピタキシャル成長により表示領域に約 10 μm 厚のポリ Si 層 14 を、周辺回路領域に約 10 μm 厚の単結晶 Si 層 12b をそれぞれ形成する (図 2 参照)。

【0067】

なお、このとき、絶縁層として、窒化シリコン膜を熱酸化させた酸化シリコンと窒化シリコンとの積層膜、酸化シリコンと窒化シリコンとの積層膜を熱酸化させた酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、あるいは、酸窒化シリコン膜としてもよい。

【0068】

ところで、CVD法の半導体エピタキシャル成長では単結晶Si層12bとポリSi層14を同一成膜条件で形成するので、周辺回路領域の単結晶Si層12bの結晶性（電子・正孔移動度）を重視すると、表示領域のポリSi層14の結晶性（電子・正孔移動度）を十分に制御できない場合がある。そこで、単結晶Si層12bの周辺回路部をフォトレジスト膜で覆い、開口したポリSi層14表面にSiイオンを高濃度、例えば30KeV, $1 \sim 3 \times 10^{15} \text{atoms/cm}^2$ で注入してアモルファスSi膜化する。そして、フォトレジスト膜を剥離洗浄した後、窒素ガス雰囲気中の600～650℃, 12～15時間のアニールによる固相成長で、結晶粒径を制御したポリSi層14の表面層が形成される。このとき、Siイオン注入の濃度および深さを調整することで、任意の結晶粒径による任意の電子・正孔移動度、例えば50～100nm厚のポリSi層14の表面層を得ることが好ましい。

【0069】

あるいは、ポリSi層14のみを選択的にパルス状または連続波レーザーを照射、例えばXeClエキシマレーザー、Nd:YAGレーザーの光高調波変調の遠紫外線レーザーおよび近紫外線レーザーのいずれかまたは両方、可視光レーザー、赤外線レーザー、あるいは集光ランプを照射、例えば超高压水銀ランプなどの紫外線ランプ、ハロゲンランプ、キセノンランプ、アークランプなどの赤外線ランプなどを照射してアニールし、溶融、半溶融または非溶融状態の加熱と冷却により再結晶化させることで、任意に結晶粒径を制御した例えば50～100nm厚のポリSi層14の表面層が形成される。このとき、膜ストレス低減のために適温（例えば、200～400℃）にSi基板10を加熱した状態において、再結晶化させるレーザーあるいは集光ランプ照射強度（ポリSi層14表面からの深さ及び時間など）を調整することで、任意の結晶粒径による任意の電子・正孔移動度、例えば50～100nm厚のポリSi層14の表面層を得ることが好ましい。

【0070】

(4) 汎用技術によりポリSi層14の、例えば50～100nm厚の任意の結

晶粒径を制御した表面層に表示素子部としてのポリSiTFT部15a(図3(a)参照)や配線などを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b(図3(b)参照)、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製する。なお、単結晶Si層12bは、Si基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU(Central Processing Unit)回路やDSP(Digital Signal Processor)回路などを取り込んでもよい。また、同時に、超薄型の電気光学表示素子基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCDパネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合やPCB(Printed Circuit Board)へのマウントを行うのが好ましい。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0071】

また、この段階で、後に各超薄型電気光学表示装置の1パネルに分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶Si層12bから少なくとも高多孔質Si層11bまで溝60(図7参照)を形成しておくことが好ましい。溝60を形成しておくことによって、後述のTFT基板層(超薄型電気光学素子基板層)が予めスクライブライン内で分割されるため、Si基板10からの分離を容易に行うことが可能であるとともに、後述する(12)の工程の分割を容易に行うことが可能となる。溝60は、ドライエッチング(SF₆、CF₄、Cl+O₂、HBr+O₂などでのプラズマエッチング、逆スパッタエッチングなど)、ウエットエッチング(HF+H₂O₂+H₂O混合液、HF+HNO₃+CH₃COOH混合液などのフッ酸系エッチャント、アルカリ系エッチャントなど)や機械的加工(ブレードダイシング、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどによる切り溝)等により、任意の幅で単結晶Si層12bから少なくとも高多孔質Si層11bまで形成することが好ましい。

【0072】

(5) 表示領域の画素開口部のポリSi層14をエッチングにより除去する。エ

ッチングは、画素開口部以外のフォトリソなどのマスキングにより $\text{Cl} + \text{O}_2$ 、 $\text{HBr} + \text{O}_2$ 、 SF_6 、 CF_4 などのプラズマエッチング、反応性エッチング等のドライエッチングにより行う（図4参照）。なお、必要に応じて $\text{H}_2\text{O}_2 + \text{H}_2\text{O}$ 混合液、 $\text{HF} + \text{HNO}_3 + \text{CH}_3\text{COOH}$ 混合液などのフッ酸系のウエットエッチングにより行ってもよい。

【0073】

(6) CVD、スパッタリング、蒸着法などにより、全面に $50 \sim 200 \text{ nm}$ 厚の透明絶縁膜（例えば SiO_2 膜 13b、 $\text{SiN}_x/\text{SiO}_2$ 積層膜、 $\text{SiO}_2/\text{SiN}_x/\text{SiO}_2$ 積層膜、 SiON など）および $0.100 \sim 200 \text{ nm}$ 厚の遮光性金属膜（以下、「金属膜」と称す）17をそれぞれ順に形成し、ポリ Si 層 14上および画素開口部底の金属膜 17を CCl_4 などのプラズマエッチング、酸系エッチング液によりウエットエッチングする。

【0074】

その後、表示領域の画素開口部内に光透過性材料としての透明樹脂 16を埋め込み、CMPなどにより表面平坦化する（図5参照）。ここで、金属膜 17は、強い入射光の乱反射による TFTリーク電流を防止するために WSi 、 Ti 、 Cr 、 Mo 、 Mo-Ta などの低反射金属膜が好ましい。さらにここで、各画素開口部側壁の金属膜 17をアース電位にしておくことで、強い入射光による各部のチャージアップを防止し、TFTのリーク電流を防止することができる。なお、さらに強い入射光による漏れ光での TFTリーク対策としては、ポリ Si TFT上の金属膜 17を残してポリ Si TFT部の上、横側を遮光するのが好ましい。

【0075】

透明樹脂 16は、全面に $15 \sim 20 \mu\text{m}$ 形成して画素開口部を埋め込むようにし、必要に応じて CMP (Chemical Mechanical Polishing) などにより平坦化する。透明樹脂 16は、例えばシリコン系、ウレタン系、エポキシ系などの透明樹脂をスピコートなどで塗布し、所定条件、例えば所定の加熱処理で硬化させる。なお、透明樹脂 16に代えて、ガラス膜や SiO_2 膜などの透光性材料を用いることも可能であるが、いずれも強い入射紫外線の耐光性を有することが必要である。

【0076】

ガラス膜の場合、有機溶剤に分散させた低温用微粉末ガラスパウダを塗布して画素開口部等に充填し、適当な温度、例えば500～600℃で熔融させてガラス厚膜を形成する。または、CVD、スパッタリング等により、SiO₂、PSG (PhosphoSilicate Glass)、BPSG (Boro-PhosphoSilicate Glass)、BSG (BoroSilicate Glass) の少なくとも1種で画素開口部等を埋めるようにする。その後、CMPなどにより平坦化する。

【0077】

(7) 表示領域のポリSi TFT部15a上の透明樹脂16に、窓開けを行い、ITO (インジウム-錫系透明導電膜)、IZO (インジウム-亜鉛系透明導電膜) などの画素電極としての透明電極18aなどを形成することによりTFT基板層を形成する(図6参照)。

【0078】

(8) Si基板10のTFT基板層と対向基板21とを重ね合わせてシールする(図6参照)。

①Si基板10上のTFT基板層および対向基板21上の透明電極18a, 18bにポリイミド等の有機系配向膜材料を塗布し、バフラビング等の配向処理を行い、必要に応じてIPA (イソプロピルアルコール) 等による有機洗浄を行うことにより、それぞれ配向膜20a, 20bを形成する。あるいは、配向膜20a, 20bは、SiO_xなどを斜方蒸着した無機系配向膜としてもよい。

【0079】

②Si基板10のTFT基板層の1パネルごとにシール剤22 (図7参照) およびコモン電極剤 (図示せず) を塗布し、例えば12インチφの対向基板21を所定液晶ギャップで重ね合わせて封止固着する、いわゆる面組立 (基板状態 (面) の単結晶Si基板10と、同じく基板状態 (面) の対向基板21とを重ね合わせてシールする。) を行う (図6参照)。ただし、液晶注入口 (図示せず。) は空けておく。シール剤22は、紫外線照射硬化型接着剤および熱硬化型接着剤のいずれかまたはこれらを組み合わせたものでもよい。このとき、シール剤22中に所定サイズのスペーサを含有させるか、または所定サイズのスペーサを散布

して所定ギャップを確保するのが好ましい。さらに、対向基板 21 または T F T 基板層の画素開口部周辺に、液晶ギャップに相当する突起（O C S ; 0n Chip Spacer）を任意の個数形成してもよい。

【0080】

なお、上記面組立に対して、透明電極 18 b が形成され配向処理された有機または無機の配向膜 20 b が形成された対向基板の良品チップを超薄型の T F T 基板層内の良品チップに選択的に重ね合わせてシールする、いわゆる面単組立（基板状態（面）の単結晶 S i 基板 10 と、チップ状態（単個）の対向基板とを重ね合わせてシールする。）としてもよい。

【0081】

面液晶組立は不良チップを含む T F T 基板層と、不良チップを含む対向基板 21 を重ね合わせてシールすることもあるので、不良 L C D パネルが発生し、コストアップとなる可能性がある。これに対して、面単液晶組立は、良品の対向基板チップを超薄型の T F T 基板層内の良品チップに選択的に重ね合わせてシールするので不良 L C D パネル発生が少なく、コストダウンすることができる。

【0082】

（9）S i 基板 10 と対向基板 21 上を紫外線照射硬化型テープ（以下「U V テープ」と称す）23 などで覆い、ウオータージェット、エアージェット、ウオーターエアージェットなどの高圧流体ジェット噴射剥離法、またはレーザー加工剥離法またはレーザーウオータージェット加工剥離法などにより、高多孔質 S i 層 11 b から S i 基板 10 を分離する（図 7 参照）。分離した S i 基板 10 は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気下での熱処理等を行い、再使用することができる。

【0083】

U V テープ 23 は、ポリオレフィンやポリエチレンテレフタレート（P E T）などの U V テープ基材および強い接着力で糊残りのない帯電防止のアクリル系 U V 照射硬化型接着剤からなるものである。U V 照射硬化型接着剤は接着力が強いため、この U V テープ 23 により対向基板 21 および S i 基板 10 を強固に保持および表面保護した状態で、高多孔質 S i 層 11 b から S i 基板 10 を分離する

ことができる。

【0084】

特に、溝60を形成した場合は、液晶面単組立では溝60の内部がUVテープ23のUV照射硬化型接着剤で充填保持されるので、分離層からの分離時のストレスによるTF T基板（超薄型電気光学表示素子基板）周辺部の欠け、クラック、割れなどを防止することができる。また、不要な多孔質Si層などのエッチング時にも保護層として作用し、TF T基板（超薄型電気光学表示素子基板）周辺部の欠け、クラック、割れ、エッチングむらなどを防止することができる。さらに、UV照射硬化型接着剤は、紫外線の照射によって粘着力が弱まるため、分離後はUVテープ23を糊残りなく除去することができる。なお、用途に応じて糊残りのない帯電防止の熱膨張剥離型粘着剤のテープを用いてもよい。

【0085】

なお、帯電防止のUVテープ23としては、UVテープ基材の糊側表面に導電性透明酸化膜（ITO（Indium-Tin-Oxide；酸化インジウム・酸化錫の混合酸化膜）やIZO（Indium-Zinc-Oxide；酸化インジウム・酸化亜鉛の混合酸化膜）など）を形成または導電性の表面化学処理したもの、または、UV照射硬化型接着剤中に導電性透明酸化物微粒子（ITOやIZOなど）を混入させたものなどがある。また、必要に応じてこれらを組み合わせたものを用いてもよい。このように帯電防止のUVテープ23を用いることで、TF T基板層に形成された半導体素子の静電気ダメージを防止することができる。この帯電防止機能により製造工程中の静電破壊を防止することができるため、静電気ダメージによる半導体特性不良を防止することができる。なお、UV照射硬化型接着剤の硬化前および硬化後の表面抵抗は、 $10^6 \sim 10^{12} \Omega/\square$ 程度の静電気ダメージを防止するレベルであることが望ましい。

【0086】

なお、高多孔質Si層11bからの分離を、ウォータージェット、エアージェット、ウォーターエアージェットなどの高圧流体ジェット噴射剥離法により行う場合、図45に示す高圧流体ジェット噴射剥離装置を用いる。図45は本発明の実施の形態における高圧流体ジェット噴射剥離装置の概略断面図である。

【0087】

図45に示す高圧流体ジェット噴射剥離装置は、上下から基板を真空吸着して回転させる一対のホルダ81a, 81bと、高圧流体ジェット82を噴射する微細ノズル83とを備える。ガードリングストッパ80は、ホルダ81a, 81bの周囲を囲む円筒状の治具である。ガードリングストッパ80には、微細ノズル83から噴射される高圧流体ジェット82の幅を制限して通過させる10～50 μ m程度の径のスリット孔84が形成されている。なお、スリット孔84の径については、高圧流体ジェット82の水圧および風圧との相関によって決定する。

【0088】

このような高圧流体ジェット噴射剥離装置において、例えば、ホルダ81a, 81b間に図6に示すSi基板10と対向基板21とを貼り合わせた基板を挟持する。ここで分離したい層（分離層）は高多孔質Si層11bである。なお、図45においては簡単のため、Si基板10、高多孔質Si層11bおよび対向基板21以外については図示を省略している。

【0089】

ここで、ガードリングストッパ80の高さと、ホルダ81a, 81bで挟持するSi基板10および対向基板14の高さを調整し、微細ノズル83から噴射される高圧流体ジェット82が分離したい高多孔質Si層11bに正確に当たるように微調整する。その後、ホルダ81a, 81bを回転させ、微細ノズル83から噴射する高圧流体ジェット82の圧力を高多孔質Si層11bに作用させてSi基板10を分離する。

【0090】

このとき、微細ノズル83から噴射する高圧流体ジェット82は、ガードリングストッパ80のスリット孔84によってその幅が制御されるうえ、分離したい高多孔質Si層11bに正確に当たるようにその高さが微調整されているため、狙った高多孔質Si層11b以外の部分には分離するほど強く当たらない。

【0091】

また、高圧流体ジェット82は、ウォータージェット、エアーJetの他、水、エッチング液やアルコールなどの液体、空気、窒素ガスやアルゴンガスなど

の気体や、前記液体に前記気体を適当比率で混在させた液体と気体との混合体などのジェットの噴射により行うこともできる。特に液体と気体との混合体のジェットの噴射、いわゆるウォーターエアージェットでは、液体に気体のバブルが混入し、このバブル破裂時の衝撃作用によってより効果的に分離を行える。

【0092】

また、高圧流体ジェット82を吹き付ける場合には、流体に超音波を印加すると、超音波振動が多孔質層に作用するため、より効果的に多孔質層からの分離を行える。さらに、この高圧流体ジェット82に、さらに微細な固体としての粒体や粉体（研磨剤、氷、プラスチック片など）の超微粉末を添加してもよい。このように高圧流体ジェット82に、微細な固体を添加すれば、この微細な固体が高多孔質Si層11bに直に衝突することによって、より効果的に分離を行える。

【0093】

あるいは、回転中の基板の分離層にレーザー出力部から照射するレーザー光を当てて分離するレーザー加工剥離装置（図示せず）を用いることもできる。なお、このレーザー加工剥離装置と前述の高圧流体ジェット噴射剥離装置との違いは、レーザー出力部が前述の微細ノズル83とスリット孔84を組み合わせたものに相当することのみであり、他は同じ構成である。

【0094】

このレーザー加工剥離装置では、回転中の基板の高多孔質Si層11bの横方向から一つ以上のレーザー照射によるレーザー加工（アブレーション加工、熱加工など）によって、この高多孔質Si層11bから分離することができる。

【0095】

ここで、レーザーとしては、炭酸ガスレーザー、YAG（Yttrium Aluminum Garnet）レーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近紫外線、遠紫外線、近赤外線、遠赤外線などのレーザー光を使用できる。

【0096】

レーザー加工では、加工対象物が吸収する少なくとも一つ以上のパルス波または連続波のレーザー光を照射して、熱加工やアブレーション加工で分離する方法と、加工対象物に対して透過する波長を有する少なくとも一つ以上のパルス波ま

たは連続波の近赤外線レーザー（Nd：YAGレーザー、Nd：YVO₄レーザー、Nd：YLFレーザー、チタンサファイアレーザーなど）を加工対象物内部に焦点を合わせて照射し、多光子吸収による光学的損傷現象を発生させて改質領域（例えばクラック領域、熔融処理領域、屈折率変化領域など）を形成し、そこを起点として比較的小さな力で分離する方法とがある。

【0097】

レーザー加工の場合は、レーザー光線を集光レンズで加工対象物内部（つまり多孔質半導体層や後述するイオン注入層の内部）に焦点を合せ、その焦点を徐々に回転中の加工対象物内部に移動させることで分離することができる。特に、本発明の場合は、加工対象物が多孔質Si層やイオン注入層なので、このレーザー光による分離加工を高精度で効率良く行うことができる。このとき、必要に応じて流体冷却した支持治具を用いて、UVテープを介して対向基板21側を冷却しながら多孔質Si層からSi基板10を分離してもよい。

【0098】

また、回転中の基板の高多孔質Si層11bに、出力部からレーザー光とウォータージェットを組み合わせたレーザーウォータージェットを照射して分離するレーザーウォータージェット加工剥離装置（図示せず）を用いることもできる。なお、このレーザーウォータージェット加工剥離装置と前述のレーザー加工剥離装置および高圧流体ジェット噴射剥離装置との違いは、レーザーウォータージェット出力部が前述の微細ノズル83とスリット孔84を組み合わせたものに相当することのみであり、他は同じ構成である。

【0099】

レーザーウォータージェット加工剥離法は、ウォータージェットとレーザーの利点を組み合わせ、水と空気の境界面でレーザー光が完全に反射することを利用し、グラスファイバー内と同じようにウォータージェットがレーザー光を全反射して平行にガイドし、このレーザー光の吸収による熱加工やアブレーション加工で分離する方法である。従来の熱変形が問題となるレーザー加工法と違い、レーザーウォータージェットは常時水による冷却がされているので、分離面の熱影響、例えば熱変形などが低減される。

【0100】

このレーザーウオータージェット加工剥離法では、例えば、少なくとも一つ以上のパルス波または連続波の近赤外線レーザー（Nd：YAGレーザー、Nd：YVO₄レーザー、Nd：YLFレーザー、チタンサファイアレーザーなど）が任意の水圧の純水または超純水の水柱内に封じ込まれた一つ以上のレーザーウオータージェットを、回転中の基板の高多孔質Si層11bの横方向から照射する加工（アブレーション加工、熱加工など）によって、この高多孔質Si層11bから分離することができる。

【0101】

なお、レーザーとしては、炭酸ガスレーザー、YAGレーザー、エキシマレーザー、高調波変調レーザーなどからなる可視光、近赤外線、遠赤外線、近紫外線、遠紫外線などのレーザー光を使用できる。また、任意の水圧のウオータージェットの水柱は水道水でもよいが、レーザーの種類によってはレーザーを乱反射で散乱させずに減衰させない純水または超純水によるウオータージェットの水柱が望ましい。

【0102】

なお、上記の高圧流体ジェット噴射剥離法、レーザー加工剥離法およびレーザーウオータージェット加工剥離法は、映像信号処理LSI、メモリLSI、CPULSI、DSPLSI、CCD、CMOSセンサなどの半導体デバイスの製造にも使用できる。さらに、高圧流体ジェット噴射法、レーザー加工法およびレーザーウオータージェット加工法により、単結晶あるいは多結晶半導体基板あるいは透明または不透明支持基板の切断や単結晶あるいは多結晶半導体インゴットのスライシングなどにも使用できる。

【0103】

このとき、前述のように、後に各電気光学表示装置の1パネル毎に分割する際の分割線、すなわちスクライブライン内の分割境界線に沿って、単結晶Si層12から少なくとも高多孔質Si層11bまで溝60を形成しておいた場合には、支持基板としての単結晶Si基板10から分離される超薄型の電気光学表示素子基板層が予め分割されているため、分離をさらに容易に行うことが可能となる。

【0104】

(10) 分離した面の低多孔質Si層11c、単結晶Si層12、等をエッチングし、SiO₂層13aおよびSiO₂膜13bなどの透明絶縁層を介して表示領域の透明樹脂16を露出させる(図8(a)は基板全体を、同図(b)は表示領域をそれぞれ示している。)。

【0105】

ここで、低多孔質Si層11cおよび単結晶Si層12aは、HF+H₂O₂+H₂O混合液やHF+HNO₃+CH₃COOH混合液などによりウエットエッチングあるいはドライエッチング(SF₆、CF₄、Cl+O₂、HBr+O₂などでのプラズマエッチング、逆スパッタエッチングなど)する。このとき、画素開口部に埋め込まれた光透過材料は、SiO₂層13aおよびSiO₂膜13bなどの透明絶縁膜により低多孔質Si層11cおよび単結晶Si層12aのエッチング時に保護することができるので、光透過率などの品質低下を防止できる。なお、フッ酸系エッチング液でのウエットエッチングの場合は、高耐酸性の窒化系シリコン膜を含む透明絶縁膜、例えば窒化シリコン膜を熱酸化させた酸化シリコンと窒化シリコンとの積層膜、酸化シリコンと窒化シリコンとの積層膜を熱酸化させた酸化シリコンと窒化シリコンと酸化シリコンとを順に積層した積層膜、あるいは、酸窒化シリコン膜の方が好ましい。

【0106】

(11) SiO₂層13aおよびSiO₂膜13bなどの透明絶縁膜を介してこの透明樹脂16の露出面に支持体としての透明支持基板24を、シリコーン系、ウレタン系、エポキシ系やアクリル系などの透明接着剤25aを用いて貼り付ける(図9(a)は基板全体を、同図(b)は表示領域をそれぞれ示している。)。なお、プロジェクタ用透過型LCDの場合は耐光性の透明接着剤であることが好ましい。

【0107】

ここで、透明支持基板24の表示領域のポリSiTF T部15aに相当する部分、および対向基板21の表示領域のポリSiTF T部15aに相当する部分には、予めそれぞれ遮光膜26a、26bを形成しておくのが望ましい。また、透

明支持基板 24 および対向基板 21 それぞれの周辺回路領域に相当する部分にも、予め遮光膜 26c, 26d を形成しておくのが望ましい。

【0108】

(12) スクライブライン内の分割境界線に沿ってレーザーなどにより切断し、液晶注入口から電界印加方法および配向膜に応じた液晶 70、例えばネマティック液晶 (TN (ツイストネマティック) 型液晶、垂直配向型液晶など)、スメティック液晶 (強誘電性液晶、反強誘電性液晶など) またはその他の液晶を注入して封止し、必要に応じて加熱急冷却処理して液晶配向処理することにより透過型 LCD が得られる (図 10 (a) は遮光膜無しの場合の透過型 LCD を、同図 (b) は遮光膜有りの場合の透過型 LCD をそれぞれ示している。)。あるいは、所定寸法の透明支持基板 24 を貼り付け、液晶注入封止した後に、レーザー、ブレードダイシングなどにより対向基板 21 を分割してもよい。なお、対向基板 21 および透明支持基板 24 の材質に応じてブレードダイシング、レーザー切断加工 (炭酸ガスレーザー、YAG レーザー、エキシマレーザー等)、ダイヤモンドカッター、超硬合金カッター、超音波カッターなどを使い分けて分割切断してもよい。

【0109】

あるいは、Si 基板 10 を分離する前に、超薄型の TFT 基板層および低多孔質 Si 層 11c の表示部の画素開口部に相当する部分をエッチングにより除去し、この除去した部分を光透過性材料としての透明樹脂 16 等により埋めて平坦化し、TFT のドレインに接続した透明電極 18a を形成し、配向膜 20a を形成して配向処理をした超薄型の TFT 基板内の良品チップに、透明電極 18b および配向膜 20b を形成して配向処理した対向基板 21 の良品チップと所定の液晶ギャップで重ね合わせてシールする工程まで行い、その後、対向基板 21 と Si 基板 10 を少なくとも糊残りのない帯電防止の UV テープ 23 などにより覆い、高多孔質 Si 層 11b から Si 基板 10 を分離し、透明支持基板 24 に貼り合わせる方法でもよい。

【0110】

以上のように、本実施形態においては、Si 基板 10 の単結晶 Si 層 12a を

熱酸化して SiO_2 層13aを形成し、表示領域の SiO_2 層13aを残して周辺回路領域の SiO_2 層13aを除去し、CVD等の半導体エピタキシャル成長により、表示領域にポリ Si 層14を、周辺回路領域に単結晶 Si 層12bをそれぞれ形成し、表示領域のポリ Si 層14に表示素子部としてのポリ SiTFET 部15aを、周辺回路領域の単結晶 Si 層12bに周辺回路部としての単結晶 SiTFET 部15bをそれぞれ形成するので、比較的低い電子・正孔移動度で低リーク電流特性のポリ SiTFET 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 SiTFET 周辺回路とを同一 Si 基板10上の TFET 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCDを得ることができる。

【0111】

このとき、表示領域のポリ Si 層14表面を選択的に高濃度 Si イオン注入によりアモルファス Si 層化し、固相成長により任意の結晶粒径（電子・正孔移動度）に制御したポリ Si 層14の表面層に、表示素子部としてのポリ SiTFET 部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリ SiTFET 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 SiTFET 周辺回路とを同一 Si 基板10上の TFET 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCDを得ることができる。

【0112】

あるいは、ポリ Si 層14のみを選択的にパルス状または連続波レーザーを照射、例えば XeCl エキシマレーザー、 Nd:YAG レーザーの光高調波変調レーザー、可視光レーザー、赤外線レーザーなどを照射、あるいは集光ランプ例えば超高圧水銀ランプ、ハロゲンランプ、キセノンランプなどを照射して再結晶化により任意の結晶粒径に制御したポリ Si 層14の表面層に表示素子部としてのポリ SiTFET 部15aを形成するので、任意に制御された電子・正孔移動度で低リーク電流特性のポリ SiTFET 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 SiTFET 周辺回路とを同一 Si 基板10上の TFET 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、

高精細で高機能の透過型LCDを得ることができる。

【0113】

(A-2) 反射型LCD

反射型LCDを製造する場合、(A-1)に示した(1)～(4)までの工程(図1～図3)については同じである。その後、図11(a), (b)に示すように、周辺回路領域に配線層27を形成し、保護膜28を形成後、表示領域内の画素表示用ポリSiTFT部15aのドレインに接続したアルミニウム、アルミニウム-シリコン1%合金、アルミニウム・銀合金、銀などの高反射率の反射電極18aを画素表示部に形成する。そして、少なくとも1パネルごとにポリイミド等の有機系液晶配向膜材料を形成し、バフリング等の液晶配向処理を行い、必要に応じてIPA(イソプロピルアルコール)等による有機洗浄を行うことにより、有機系の液晶配向膜(以下、「配向膜」と称す。)20aを形成する。あるいは、配向膜20aは、SiO_xの斜方蒸着膜により形成した無機系配向膜としてもよい。

【0114】

さらに、この上に透明電極18bおよび配向膜20bを形成した対向基板21を重ね合わせてシールする(図12参照)。なお、反射電極18aにおいて、直視用の反射型LCDの場合は適度な光の散乱効果を与え表示の見易さを改善するためにこの電極に適当な凹凸形状を設けておくが、プロジェクタ用の反射型LCDの場合は高平坦性の電極形状とするのが好ましい。

【0115】

次に、Si基板10と対向基板21上をUVテープ23などで覆い、高多孔質Si層11bからSi基板10を分離する(図12参照)。この分離後、不透明な支持体としての金属支持基板29を接着剤25bを用いて貼り付ける(図13参照)。その後の工程については、上記(A-1)と同様である。

【0116】

(A-3) 下面発光型有機EL

下面発光型有機ELの場合、(A-1)の透過型LCDとはほぼ同様の工程によるが、Si基板10を分離する前に、超薄型TFT基板の表示領域の画素開口部

に相当する部分をエッチングにより除去し、必要に応じて画素開口部内に透明絶縁膜と遮光用金属膜を形成した後に画素開口部底の遮光用金属膜を除去し、この除去した画素開口部内を光透過性材料としての透明樹脂（図示せず）等により埋めて平坦化し、表示領域のポリ Si 層 14 の画素毎の電流駆動用ポリ Si TFT 部 15 のソースに接続された ITO 膜などの陽極（透明電極 60c）をこの平坦化膜上に形成し、さらに画素毎に赤、青、緑などの有機 EL 発光層 60b を被着し、その上部に Li-Al や Mg-Ag などの陰極（金属電極 60a）を形成し（必要に応じて全面に陰極を形成する。）、さらに全面を耐湿性透明樹脂 61 で覆う（図 14 参照）。

【0117】

その後、耐湿性透明樹脂 61 と Si 基板 10 を少なくとも糊残りのない帯電防止の UV テープなどで覆い、高多孔質 Si 層 11b から Si 基板 10 を分離し、分離した面の低多孔質 Si 層 11c、単結晶 Si 層 12a 等をエッチングし、SiO₂ 層 13a、SiO₂ 膜 13b などの透明絶縁層を介して表示領域の画素開口部に埋め込まれた透明樹脂を露出させ、透明支持基板 24 に透明接着剤で貼り合わせる（図 15 参照）。このように、耐湿性透明樹脂 61 による密封により、外部からの湿気浸入が防止でき、湿気に弱い有機 EL 発光層 60b の劣化や電極酸化を防止し、長寿命、高品質、高信頼性が可能となる。

【0118】

（A-4）上面発光型有機 EL

上面発光型有機 EL の場合、（A-2）の反射型 LCD とほぼ同様の工程によるが、表示領域のポリ Si 層 14 の画素毎の電流駆動用ポリ Si TFT 部 15a のドレインに接続された Li-Al や Mg-Ag などの陰極（金属電極 60a）上に、画素毎に赤、青、緑などの有機 EL 発光層 60b を被着し、その上部に ITO 膜などの陽極（透明電極 60c）を形成し（必要に応じて全面に陰極を形成する。）、さらに下面発光型有機 EL と同様に、全面を耐湿性透明樹脂 61 で覆う。その後、耐湿性透明樹脂 61 と Si 基板 10 を少なくとも糊残りのない帯電防止の UV テープ 23などで覆い、高多孔質 Si 層 11b から Si 基板 10 を分離し、金属支持基板 26 に貼り合わせる（図 16 参照）。このように、耐湿性透

明樹脂 61 による密封により、外部からの湿気浸入が防止でき、湿気に弱い有機 EL 発光層 60b の劣化や電極酸化を防止し、長寿命、高品質、高信頼性が可能となる。

【0119】

(B) 二重多孔質半導体層分離法

本実施形態においては、多孔質 Si 層を使用した二重多孔質半導体層分離法（種子用半導体基板に形成した多孔質半導体層から種子用半導体基板を分離し、支持用半導体基板に形成した多孔質半導体層から支持用半導体基板を分離する）による液晶表示装置の製造方法について説明する。図 17 から図 25 は、本発明の実施の形態における二重多孔質 Si 層分離法による透過型 LCD の製造工程図である。

【0120】

(1) 種子基板 30 と支持基板 33 に、陽極化成法で多孔質 Si 層を形成する（図 17 参照）。このとき、種子基板 30 には支持基板 33 の高多孔質 Si 層 34b よりも厚目で高い多孔率の高多孔質 Si 層 31b を形成する。

【0121】

①まず、p 型単結晶 Si（抵抗率 $0.01 \sim 0.02 \Omega \cdot \text{cm}$ ）の種子基板 30 に、モノシランガス、ジボランガスの CVD 法によりボロン $1 \times 10^{19} \text{atoms} / \text{cm}^3$ 程度の濃度で p 型不純物を添加し、約 $10 \mu\text{m}$ 厚の高濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する低多孔質 Si 層 31a に相当する）を形成する。

【0122】

②この高濃度層表面に、モノシランガス、ジボランガスの CVD 法によりボロン $5 \times 10^{14} \text{atoms} / \text{cm}^3$ 程度の濃度で p 型不純物を添加し、約 $20 \mu\text{m}$ 厚の低濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する高多孔質 Si 層 31b に相当する）を形成する。

【0123】

③さらに、この低濃度層表面に、モノシランガス、ジボランガスの CVD 法によりボロン $5 \times 10^{19} \text{atoms} / \text{cm}^3$ 程度の濃度で p 型不純物を添加し、約 $5 \mu\text{m}$

の高濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する低多孔質 Si 層 31c に相当する）を形成する。

【0124】

なお、CVD法での単結晶 Si 層形成には、水素化物原料のモノシラン (SiH_4) 以外に、同じく水素化物原料のジシラン (Si_2H_6)、トリシラン (Si_3H_8)、テトラシラン (Si_4H_{10}) や、ハロゲン化物原料のジクロルシラン (SiH_2Cl_2) トリクロルシラン (SiHCl_3) 四塩化ケイ素 (SiCl_4) などの原料ガスを用いることができる。また、単結晶 Si 層の形成方法としては、CVD法に限らず、MBE法、スパッター法等でもよい。

【0125】

④その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、 $10\text{mA}/\text{cm}^2$ の電流密度で約5分間電流を流し、高濃度層に多孔率の低い低多孔質 Si 層 31a、31c、低濃度層に多孔率の高い高多孔質 Si 層 31b を形成する。

【0126】

⑤上記と同様に、p型単結晶 Si（抵抗率 $0.01\sim 0.02\Omega\cdot\text{cm}$ ）の支持基板 33 に、モノシランガス、ジボランガスのCVD法によりボロン $1\times 10^{19}\text{atoms}/\text{cm}^3$ 程度の濃度でp型不純物を添加し、約 $10\mu\text{m}$ 厚の高濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する低多孔質 Si 層 34a に相当する）を形成する。

【0127】

⑥この高濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン $1\times 10^{15}\text{atoms}/\text{cm}^3$ 程度の濃度でp型不純物を添加し、約 $2\mu\text{m}$ 厚の低濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する高多孔質 Si 層 34b に相当する）を形成する。

【0128】

⑦さらに、この低濃度層表面に、モノシランガス、ジボランガスのCVD法によりボロン $3\times 10^{19}\text{atoms}/\text{cm}^3$ 程度の濃度でp型不純物を添加し、約 $5\mu\text{m}$ の高濃度の半導体エピタキシャル成長の単結晶 Si 層（後述する低多孔質 Si 層

34cに相当する)を形成する。

【0129】

⑧その後、陽極化成法により、例えば電解液に50%フッ化水素溶液とエチルアルコールとを2:1の体積割合で混合した混合液を用い、 10 mA/cm^2 の電流密度で約5分間電流を流し、高濃度層に多孔率の低い低多孔質Si層34a、34c低濃度層に多孔率の高い高多孔質Si層34bを形成する。

【0130】

なお、このように、陽極化成法により多孔質層を形成する場合は、多孔質層を多孔率の異なる複数の層で構成することができる。例えば、上記のように、種子基板30上に第1の低多孔質Si層31a、高多孔質Si層31b、第2の低多孔質Si層31cを順に形成した3層構造とするほか、種子基板30の上に高多孔質Si層31bと低多孔質Si層31cとを順に形成した2層構造としてもよい。支持基板33についても同様に、支持基板33上に高多孔質Si層34bと低多孔質Si層34cとを順に形成した2層構造としてもよい。

【0131】

このとき、高多孔質Si層の多孔率は40~80%の範囲で、低多孔質Si層の多孔率は10~30%の範囲とする。このように異なる多孔率の複数の層のそれぞれの厚みは、陽極化成時の電流密度および時間や、陽極化成時の溶液の種類または濃度を変えることで任意に調整することができる。

【0132】

なお、多孔質Si層の形成後、約400℃でドライ酸化することにより、多孔質Siの孔の内壁を1~3nmほど酸化するのが好ましい。これにより、多孔質Siが後の高温処理により構造変化を起こすのを防止することができる。

【0133】

また、低多孔質Si層31c、34cは、不純物濃度を高く($1 \times 10^{19}\text{ atoms/cm}^3$ 以上)し、かつ可能な限り多孔率を低く(10~30%程度)しておくのが好ましい。これらの低多孔質Si層31c、34cの上には、後述する半導体デバイス形成のために優れた結晶性の単結晶Si層32、35を形成する必要があるからである。

【0134】

このとき、後述する単結晶 Si 層 32 (図 18 参照) の歪み低減のため、

多孔率 : 低多孔質 Si 層 31c < 低多孔質 Si 層 34c

膜厚 : 低多孔質 Si 層 31c < 低多孔質 Si 層 34c

とするのが好ましい。

【0135】

このとき、後の工程で種子基板 30 を剥離しやすくするため、かつ種子基板 30 の剥離時に支持基板 33 が剥離しないようにするため、

多孔率 : 高多孔質 Si 層 31b > 高多孔質 Si 層 34b

膜厚 : 高多孔質 Si 層 31b > 高多孔質 Si 層 34b

とするのが好ましい。

【0136】

なお、陽極化成における Si の溶解反応ではフッ化水素溶液中の Si の陽極反応には正孔が必要であるため、基板には多孔質化しやすい P 型 Si を用いるのが望ましいが、これに限るものではない。

【0137】

また、種子基板 30 および支持基板 33 は、CZ (Czochralski) 法、MCZ (Magnetic Field Applied Czochralski) 法や FZ (Floating Zone) 法などで作成された単結晶 Si 基板のみならず、基板表面が水素アニール処理された単結晶 Si 基板、あるいはエピタキシャル単結晶 Si 基板などを用いることができる。もちろん、単結晶 Si 基板に代えて単結晶 SiGe 基板、SiC 基板、GaAs 基板や InP 基板等の単結晶化合物半導体基板を用いることもできる。

【0138】

(2) 種子基板 30 および支持基板 33 の両基板に、それぞれ単結晶半導体層としての半導体エピタキシャル成長の単結晶 Si 層 32, 35 を形成し、少なくとも一方に絶縁層 36 としての SiO₂ 酸化膜または SiO₂/Si₃N₄/SiO₂ 積層膜を形成する (図 17 参照)。なお、ここでのポイントは、単結晶 Si 層 32 の厚さを単結晶 Si 層 35 の厚さよりも薄くすることである。

【0139】

まず、CVD半導体エピタキシャル成長装置内において、水素雰囲気中1000～1100℃程度でプリベークを行い、低多孔質Si層31c, 34cの表面の孔を封止して表面を平坦化する。この後、1020℃まで降温し、シランガスを原料ガスとするCVDを行い、約5～10μm厚さの半導体エピタキシャル成長の単結晶Si層32, 35を形成する。

【0140】

また、デバイス作製する種子基板30の半導体エピタキシャル成長の単結晶Si層32は、他方の支持基板33の半導体エピタキシャル成長の単結晶Si層35と同等以下の膜厚とする。これは、デバイスプロセス中の高多孔質Si層34bの酸化による膨張によって、デバイス作製する半導体エピタキシャル成長の単結晶Si層32に歪みが発生するのを低減および防止するためである。

【0141】

また、デバイス作製する半導体エピタキシャル成長の単結晶Si層32の厚みは3μm程度、単結晶Si層35の厚みは、後述のように最終的に除去するので5～10μm程度が望ましい。

【0142】

また、単結晶Si層35のSiO₂酸化膜（絶縁層36）の厚みは、200～300nmが望ましい。長時間熱酸化してμm単位程度に厚くすると、高多孔質Si層34bの熱酸化歪みの影響により単結晶Si層35に反り歪みが発生するためである。

【0143】

SiO₂酸化膜は、減圧CVDで単結晶Si層35上に窒化シリコン膜を形成し熱酸化することで、酸化シリコン膜／窒化シリコン膜、酸化シリコン膜／窒化シリコン膜／酸化シリコン膜、例えばSiO₂；200nm／Si₃N₄；50nm／SiO₂；200nmとしてもよい。あるいは、酸窒化シリコン膜（SiON）としてもよい。

【0144】

このように適当な膜厚の窒化系シリコン膜があることで、後の工程におけるLCD組立時や半導体デバイスプロセス中に、支持基板33側からハロゲン元素が

浸透し、単結晶 Si 層 32 を汚染するのを防止することができる。また、半導体デバイスプロセス中の高多孔質 Si 層 34b の酸化による膨張によって、半導体デバイス作製するエピタシヤル成長の単結晶 Si 層 35 に反り歪みが発生するのを低減および防止することができる。さらに、この窒化系シリコン膜は、単結晶 Si 層 32、低多孔質 Si 層 31c などのエッチング時にストッパとして機能するため、エッチングむらを防止することができる。

【0145】

(3) 種子基板 30 と支持基板 33 を貼り合わせる (図 18 参照)。

室温で種子基板 30 の単結晶 Si 層 32 と支持基板 33 の絶縁層 36 の表面同士を接触させ、ファンデアワールス力により結合させる。この後、400℃30 分間の熱処理を行って共有結合させ、貼り合せを強固にする。熱処理は、窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で行う。このとき、双方の基板の表面に塵や汚れ付着がないことを確認する。なお、異物があつた時は、剥離洗浄する。

【0146】

あるいは、減圧熱処理炉に重ね合わせた 2 枚の基板をセットし、真空引きで所定圧力 (例えば 133 Pa (1 Torr) 以下) に保持し、一定時間経過後に大気圧にブレークしたときの加圧で密着させ、連続して窒素中、不活性ガス中、または、窒素と不活性ガスの混合ガス中で昇温加熱して熱処理接合する連続作業をしてもよい。

【0147】

(4) 高多孔質 Si 層 31b から種子基板 30 を分離する (図 19 参照)。分離方法は、(A) に準ずる。

【0148】

(5) 水素アニール処理により、低多孔質 Si 層 31c および単結晶 Si 層 32 をエッチングする。図 20 はエッチング後の状態であつて、(a) は絶縁層 36 として SiO₂ 層 36a を形成した場合の例を、(b) は絶縁層 36 として SiO₂ 層 36a / Si₃N₄ 層 36b / SiO₂ 層 36a を形成した場合の例をそれぞれ示している。

【0149】

ここでは、剥離残りの高多孔質Si層31bおよび低多孔質Si層31cの全部と単結晶Si層32表面の一部を水素アニールによりエッチングし、所望の厚みと高平坦性の、例えば1 μ m厚の単結晶Si層32を形成する。水素アニールは、1050℃で0.0013nm/min、1100℃で0.0022nm/minのエッチング速度で行う。あるいは、HF+H₂O₂+H₂O混合液、HF+HNO₃+CH₃COOH混合液などで剥離残りの低多孔質Si層31cをエッチングした後に、水素アニールで単結晶Si層32表面をエッチングしてもよい。

【0150】

(6) 単結晶Si層32を熱酸化してSiO₂層13a100~200nm厚を形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVD法等の半導体エピタキシャル成長により表示領域に50~100nm厚のポリSi層14を、周辺回路領域に50~100nm厚の単結晶Si層12bをそれぞれ形成する(図21(a)参照)。このときの各条件は、(A)に準ずる。

【0151】

必要に応じて、固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径(電子・正孔移動度)を任意に制御する場合の各条件は、(A)に準ずる。

【0152】

このとき、液晶ギャップ幅以下の膜厚の単結晶Si層32の表示領域をエッチングして絶縁層のSiO₂層36aを露出させ、周辺回路領域の単結晶Si層32は残す。そして、CVD法等の半導体エピタキシャル成長により表示領域の絶縁層上に50~100nm厚のポリSi層14を、周辺回路領域上の単結晶Si層32に50~100nm厚の単結晶Si層12bをそれぞれ形成してもよい(図21(b)参照)。

【0153】

そして、必要に応じて固相成長法またはレーザーアニール法または集光ランプ

アニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0154】

あるいは、必要に応じて表示領域のポリ Si 層 14 の TFT 部下に遮光膜形成し、固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0155】

このとき、液晶ギャップ幅以下の膜厚の単結晶 Si 層 32 の表示領域をエッチングして絶縁層の SiO₂ 層 36a を露出させ、表示領域内の画素表示用ポリ Si TFT 領域に、CVD とエッチングにより WSi₂（タングステンシリサイド）、TiSi₂（チタンシリサイド）、MoSi₂（モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層 37 を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶 Si 層 32 表面の絶縁層は除去する。

【0156】

そして、CVD 法の半導体エピタキシャル成長により表示領域の絶縁層の SiO₂ 層 36a 上に 50～100 nm 厚のポリ Si 層 14 を、周辺回路領域上の単結晶 Si 層 32 に 50～100 nm 厚の単結晶 Si 層 12b をそれぞれ形成してもよい（図 21（c）参照）。

【0157】

そして、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、（A）に準ずる。

【0158】

（7）汎用技術によりポリ Si 層 14 の例えば 50～100 nm 厚の任意の結晶粒径を制御した表面層に表示素子部としてのポリ Si TFT 部 15a（図 22（a）参照）、配線等を、単結晶 Si 層 12b に周辺回路部としての単結晶 Si TFT 部 15b（図 22（b）参照）、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製

する。なお、単結晶 Si 層 12b は、Si 基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU (Central Processing Unit) 回路や DSP (Digital Signal Processor) 回路などを取り込んでもよい。条件は、(A) に準ずる。また、同時に、超薄型の電気光学表示素子基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB へのマウントを行うのが好ましい。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0159】

なお、プロジェクタ用などの強い入射光による TFT リーク電流対策として、ポリ Si TFT 部 15a の下に、WSi₂ (タングステンシリサイド)、TiSi₂ (チタンシリサイド)、MoSi₂ (モリブデンシリサイド) などの遷移金属シリサイドの遮光用金属層 37 を CVD で形成してパターンニングした場合の表示領域を図 23 (a)、周辺回路領域を図 23 (b) にそれぞれ示す。このときも、単結晶 Si 層 12b は、Si 基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU (Central Processing Unit) 回路や DSP (Digital Signal Processor) 回路などを取り込んでもよい。条件は、(A) に準ずる。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0160】

(8) 表示領域の画素開口部のポリ Si 層 14 をエッチングにより除去する。条件は、(A) に準ずる。

【0161】

(9) 表示領域の画素開口部内に SiO₂ 膜 13b および低反射の金属膜 17 を形成し、表示領域の画素開口部内に透明樹脂 16などを埋め込み、CMP などにより平坦化する (図 24 参照)。条件は、(A) に準ずる。

【0162】

(10) 表示領域のポリ Si TFT 部 15a 上の透明樹脂に窓開けを行い、IT

O (インジウム-錫系透明導電膜)、IZO (インジウム-亜鉛系透明導電膜) などの画素電極としての透明電極 18a などを形成することにより TFT 基板層を形成する (図 24 (a) 参照)。条件は、(A) に準ずる。

【0163】

なお、プロジェクタ用などの強い入射光による TFT リーク電流対策として、ポリ Si TFT 部 15a の下に遮光性金属層 37 を形成した場合の表示領域を、図 24 (b) に示す。このように、表示領域のポリ Si TFT 部 15a 上部および下部、画素開口部側部を遮光用金属層 37 および金属膜 17 で覆うことで漏れ光を完全に遮蔽することが好ましい。

【0164】

(11) 支持基板 33 および対向基板 21 にそれぞれ配向膜 20a, 20b を形成し、配向処理して、重ね合わせてシールする (図 25 参照)。条件は、(A) に準ずる。

【0165】

(12) 支持基板 33 と対向基板 21 上を少なくとも糊残りのない帯電防止の UV テープ 23 などで覆い、ウオータージェット、エアージェット、ウオーターエアージェットなどの高圧流体ジェット噴射剥離法またはレーザー加工剥離法またはレーザーウオータージェット加工剥離法などにより、高多孔質 Si 層 34b から支持基板 33 を分離する (図 25 参照)。条件は、(A) に準ずる。

【0166】

(13) 分離した面の低多孔質 Si 層 34c、単結晶 Si 層 35、SiO₂ 層 36a、単結晶 Si 層 32 等をエッチングし、SiO₂ 層 13a、SiO₂ 膜 13b を介して表示領域の透明樹脂 16 を露出させる。条件は、(A) に準ずる。なお、前記図 21 (a)、21 (b) の場合は、必ずしも SiO₂ 層 36a をエッチングする必要はない。

【0167】

また、これ以降の工程については、(A) に準ずる。

【0168】

以上のように、本実施形態における二重多孔質 Si 層分離法では、支持基板 3

3の単結晶Si層32を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、半導体エピタキシャル成長により、表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、周辺回路領域の単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上のTFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCDを得ることができる。

【0169】

あるいは、本実施形態における別の二重多孔質Si層分離法では、支持基板33の単結晶Si層32の表示領域をエッチングしてSiO₂層36aの絶縁層を露出させ、半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリSi層14に表示素子部としてのポリSiTFT部15aを、単結晶Si層12bに周辺回路部としての単結晶SiTFT部15b等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリSiTFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFT周辺回路とを同一支持基板33上のTFT基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCDを得ることができる。

【0170】

あるいは、本実施形態におけるさらに別の二重多孔質Si層分離法では、支持

基板 33 の単結晶 Si 層 32 の表示領域をエッチングして SiO₂ 層 36a の絶縁層を露出させ、表示領域の SiO₂ 層 36a のポリ Si TFT 形成領域に CVD とエッチングにより遮光用金属層を形成し、その上に絶縁層を形成し、半導体エピタキシャル成長により表示領域に絶縁層を介してポリ Si 層 14 を、周辺回路領域に単結晶 Si 層 12b をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）の制御を行った表示領域のポリ Si 層 14 に表示素子部としてのポリ Si TFT 部 15a を、単結晶 Si 層 12b に周辺回路部としての単結晶 Si TFT 部 15b 等の半導体素子および半導体集積回路のいずれか一方または両方をそれぞれ形成するので、遮光用金属層で遮光され、かつ任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と、高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板 33 上の TFT 基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型 LCD を得ることができる。

【0171】

なお、反射型 LCD を製造する場合、上記（1）～（7）までの工程（図 17～図 23）については同じである。その後、（A-2）と同様に、周辺回路領域に配線層 27 を形成し、保護膜 28 を形成後、表示領域の TFT のドレイン窓開けしてアルミニウム、アルミニウム-Si 合金、銀、銀合金などの高反射率の反射電極 18a を形成する（図 26 参照）。

【0172】

反射電極 18a は、直視用の反射型 LCD の場合は適度な光の散乱効果を与え表示の見易さを改善するためにこの電極に適当な凹凸形状を設けておくが、プロジェクタ用の反射型 LCD の場合は高平坦性の電極形状とするのが好ましい。

【0173】

そして、配向膜 20a を形成し、さらに透明電極 18b および配向膜 20b を形成した対向基板 21 を重ね合わせてシールする（図 26 参照）。その後の工程については（A-2）と同様である。

【0174】

また、下面発光型有機ELおよび上面発光型有機ELについても、(1)～(7)までの工程(図17～図23)については透過型LCDと同じであり、その後の工程については、それぞれ(A-3)および(A-4)と同様である。

【0175】

(C) イオン注入層分離法

本実施形態においては、イオン注入層を使用したイオン注入層分離法による液晶表示装置の製造方法について説明する。図27から図30は、本発明の実施の形態における水素イオン注入層分離法による透過型LCDの製造工程図である。

【0176】

(1) 単結晶Siからなる支持基板40を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVD法の半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成する(図27参照)。このときの各条件は、(A)に準ずる。

【0177】

なお、必要に応じて固相成長法またはレーザーアニール法または集光ランプ法などにより表示領域のポリSi層14の結晶粒径(電子・正孔移動度)を任意に制御する場合の各条件は、(A)に準ずる。

【0178】

なお、支持基板40としては、CZ(Czochralski)法、MCZ(Magnetic Field Applied Czochralski)法やFZ(Floating Zone)法などで作成された単結晶Si基板のみならず、基板表面が水素アニール処理された単結晶Si基板、あるいはエピタキシャル単結晶Si基板などを用いることができる。もちろん、単結晶Si基板に代えて単結晶SiGe基板、更にはSiC基板、GaAs基板やInP基板等の単結晶化合物半導体基板を用いることもできる。

【0179】

(2) 汎用技術によりポリSi層14に表示素子部としてのポリSiTFT部15a(図28(a)参照)、配線等を、単結晶Si層12bに周辺回路部として

の単結晶 Si TFT 部 15b (図 28 (b) 参照) 等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製する。条件は、(A) に準ずる。

【0180】

なお、単結晶 Si 層 12b は、Si 基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU (Central Processing Unit) 回路や DSP (Digital Signal Processor) 回路などを取り込んでもよい。条件は、(A) に準ずる。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0181】

なお、同時に、超薄型の電気光学表示素子基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB へのマウントを行うのが好ましい。

【0182】

(3) 全面に水素イオン注入層 41 を形成する。なお、水素イオンは、約 1000 keV, $5 \times 10^{16} \sim 1 \times 10^{17} \text{ atoms/cm}^2$ のドーズ量で、深さ約 $10 \mu\text{m}$ に注入する。

【0183】

(4) 剥離用アニール処理を行う。

剥離用アニールは、400～600℃、10～20分間の熱処理、または急加熱急冷却の RTA (Rapid Thermal Anneal; ラピッドサーマルアニール、例えばハロゲンランプ 800℃数秒、Xe フラッシュランプアニール 1000℃数ミリ秒、炭酸ガス等のレーザーアブレーションなどの熱処理により行う。これにより、イオン注入した水素が膨張し、微小気泡内の圧力作用および結晶再配列作用により水素イオン注入層 41 に歪み層 41a (図 29 参照) が発生する。このとき、支持基板 40 上には酸化シリコン膜、窒化シリコン膜等のデバイス構成膜が存在するが、これらを貫通して絶縁膜下に水素イオン注入層を形成し、熱処理により歪みを発生させる。あるいは、剥離用アニールせずに、水素イオン注入層 41 をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで分

離してもよい。

【0184】

(5) 表示領域の画素開口部のポリ Si 層 14 をエッチングにより除去する。条件は (A) に準ずる。

【0185】

(6) 表示領域の画素開口部内に SiO₂膜 13b および低反射の金属膜 17 を形成し、画素開口部底の金属膜 17 をエッチングし、表示領域の画素開口部に透明樹脂 16 (図 29 参照) などを埋め込み、CMP などにより平坦化する。条件は、(A) に準ずる。

【0186】

(7) 表示領域のポリ Si TFT 部 15a 上の透明樹脂 16 に窓開けを行い、ITO (インジウム-錫系透明導電膜)、IZO (インジウム-亜鉛系透明導電膜) などの画素電極としての透明電極 18a などを形成することにより TFT 基板層を形成する (図 29 参照)。条件は、(A) に準ずる。

【0187】

(8) 支持基板 40 および対向基板 21 にそれぞれ配向膜 20a, 20b を形成し、配向処理して、重ね合わせてシールする (図 30 参照)。条件は、(A) に準ずる。

【0188】

(9) 支持基板 40 と対向基板 21 上を少なくとも糊残りのない帯電防止の UV テープ 23 などで覆い、引張り剥離などにより、水素イオン注入層 41 の歪み 41a から支持基板 40 を分離する (図 30 参照)。条件は、(A) に準ずる。なお、上記では剥離アニール後に引張り剥離したが、支持基板 40 と対向基板 21 の重ね合わせてシールした後、レーザー加工あるいはレーザーウオータージェット加工によって水素イオン注入層 41 を局部的加熱し、歪発生させて剥離してもよい。

【0189】

(10) 分離した面の水素イオン注入層 (単結晶 Si 層) 41、をエッチングし、SiO₂層 13a、SiO₂膜 13b を介して表示領域の透明樹脂 16 を露出さ

せる。条件は、(A)に準ずる。

【0190】

これ以降の工程については、(A)に準ずる。

【0191】

以上のように、本実施形態におけるイオン注入分離法では、単結晶Siからなる支持基板40の表面を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、半導体エピタキシャル成長により、表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bをそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより任意の結晶粒径（電子・正孔移動度）に制御した表示領域のポリSi層14に表示素子部としてのポリSiTFET部15aを、周辺回路領域の単結晶Si層13aに周辺回路部としての単結晶SiTFET部15bをそれぞれ形成するので、任意に制御した低い電子・正孔移動度で低リーク電流特性のポリSiTFET表示素子と高い電子・正孔移動度で駆動能力の高い単結晶SiTFET周辺回路とを同一支持基板40上のTFET基板層内に形成して、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCDを得ることができる。

【0192】

なお、反射型LCD、下面発光型有機ELおよび上面発光型有機ELを製造する場合、(1)～(4)までの工程（図27、図28）については透過型LCDと同じであり、その後の工程については、それぞれ(A-2)、(A-3)および(A-4)と同様である。

【0193】

なお、本実施形態においては、分離用に水素イオンを注入しているが、これ以外に窒素、ヘリウム、希ガスなどを用いることも可能である。

【0194】

(D) 二重イオン注入層分離法

本実施形態においては、イオン注入層を使用した二重イオン注入層分離法（種子用半導体基板に形成したイオン注入層から種子用半導体基板を分離し、支持用

半導体基板に形成したイオン注入層から支持用半導体基板を分離する) による液晶表示装置の製造方法について説明する。図31から図36は、本発明の実施の形態における二重水素イオン注入層剥離法による透過型LCDの製造工程図である。

【0195】

(1) 単結晶Siからなる例えば12インチ ϕ 、1.2mm厚の種子基板43に水素イオンを高濃度注入し、水素イオン注入層44を形成する。なお、水素イオンは、約100keV、 $5 \times 10^{16} \sim 1 \times 10^{17} \text{atoms/cm}^2$ のドーズ量で、深さ約1 μm に注入する(図31参照)。

【0196】

(2) 単結晶Siからなる例えば12インチ ϕ 、1.2mm厚の支持基板40を熱酸化してSiO₂膜またはSiO₂/Si₃N₄/SiO₂積層膜からなる絶縁層42を形成する(図31参照)。

【0197】

(3) 種子基板43と支持基板40を貼り合わせる。

支持基板40と種子基板43を洗浄後、室温で種子基板43の水素イオン注入層44と支持基板40の絶縁層42の表面同士を接触させ、ファンデルワールス力により結合させる。この後、400℃、30分間の熱処理を行って共有結合させ、貼り合わせを強固なものにする。熱処理は、処理温度および処理時間を除いて、(B)で説明したのと同様である。

【0198】

(4) 剥離用アニールにより、イオン注入した高濃度水素を熱膨張させ、微小気泡内の圧力小および結晶再配列作用により水素イオン注入層44に歪みを発生させ、種子基板43および支持基板40の両基板にUVテープ23を貼り合わせ、引っ張り剥離する(図32参照)。その後、UV照射硬化して、支持基板40および種子基板43からUVテープ23を剥離する。あるいは剥離用アニールせずに、水素イオン注入層44をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで分離してもよい。

【0199】

なお、分離した種子基板 43 の単結晶 Si 基板は、必要に応じて表面再研磨、エッチング、水素を含む雰囲気下での熱処理等を行い、再使用することができる。剥離用アニールは、(C) に準ずる。

【0200】

(5) 剥離した水素イオン注入層（単結晶 Si 層）44 の表面を水素アニール処理によりエッチングし、所望の厚みと高平坦性の、例えば $1\ \mu\text{m}$ の単結晶 Si 層 44 の超薄型 SOI 構造を形成する。水素アニールは、 1050°C で $0.0013\ \text{nm}/\text{min}$ 、 1100°C で $0.0022\ \text{nm}/\text{min}$ のエッチング速度で行う。

【0201】

(6) 単結晶 Si 層 44 を熱酸化して SiO_2 層 13a を形成し、表示領域の SiO_2 層 13a を残して周辺回路領域の SiO_2 層 13a をエッチングにより除去する。そして、CVD 法の半導体エピタキシャル成長により表示領域に $50\sim 100\ \text{nm}$ のポリ Si 層 14 を、周辺回路領域に $50\sim 100\ \text{nm}$ の単結晶 Si 層 12b をそれぞれ形成する（図 33 参照）。このときの各条件は、(A) に準ずる。

【0202】

必要に応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A) に準ずる。

【0203】

このとき、液晶ギャップ幅以下の膜厚の単結晶 Si 層 44 の表示領域をエッチングして絶縁層 42 の SiO_2 層を露出させ、周辺回路領域の単結晶 Si 層 44 は残す。そして、CVD 法の半導体エピタキシャル成長により表示領域の絶縁層上に $50\sim 100\ \text{nm}$ のポリ Si 層 14 を、周辺回路領域上の単結晶 Si 層 44 上に $50\sim 100\ \text{nm}$ の単結晶 Si 層 12b をそれぞれ形成してもよい。

【0204】

そして、必要に応じて固相成長法、レーザーアニール法あるいはランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任

意に制御する場合の各条件は、(A) に準ずる。

【0205】

あるいは、必要に応じて表示領域のポリ Si 層 14 の TFT 部下に遮光膜形成し、固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A) に準ずる。

【0206】

このとき、液晶ギャップ幅以下の膜厚の単結晶 Si 層 44 の表示領域をエッチングして絶縁層 42 の SiO₂ 層を露出させ、表示領域内の画素表示用ポリ Si TFT 領域に、CVD とエッチングにより WSi₂（タングステンシリサイド）、TiSi₂（チタンシリサイド）、MoSi₂（モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶 Si 層 44 表面の絶縁層は除去する。

【0207】

そして、CVD 法の半導体エピタキシャル成長により表示領域の絶縁層の SiO₂ 層 13a 上に 50～100 nm 厚のポリ Si 層 14 を、周辺回路領域上の単結晶 Si 層 44 に 50～100 nm 厚の単結晶 Si 層 12b をそれぞれ形成してもよい（図 21（c）参照）。そして、必要に応じて固相成長法またはレーザーアニール法あるいは集光ランプアニール法などにより表示領域のポリ Si 層 14 の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A) に準ずる。

【0208】

(7) 汎用技術によりポリ Si 層 14 に表示素子部としてのポリ Si TFT 部 15a（図 34（a）参照）、配線等を、単結晶 Si 層 12b に周辺回路部としての単結晶 Si TFT 部 15b（図 34（b）参照）、ダイオード、抵抗、キャパシタ、コイルや配線等の半導体素子および半導体集積回路のいずれかまたは両方をそれぞれ作製する。条件は、(A) に準ずる。なお、ダイオード、抵抗、キャパシタ、コイルや配線等については図示を省略している。

【0209】

なお、単結晶 Si 層 12b は、Si 基板同様の高い電子・正孔移動度を有するので、周辺駆動回路のみならず映像信号処理回路、画質補正回路、メモリ回路、CPU (Central Processing Unit) 回路や DSP (Digital Signal Processor) 回路などを取り込んでもよい。条件は、(A) に準ずる。

【0210】

また、同時に、超薄型の電気光学表示素子基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCD パネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合や PCB へのマウントを行うのが好ましい。

【0211】

(8) 表面から深さ $3 \sim 5 \mu\text{m}$ に高濃度の水素イオンを注入して水素イオン注入層 45 を形成し、剥離用アニール処理して歪み層 45a (図 34 (a), (b) 参照) を発生させる。水素イオン注入は、 $300 \sim 500 \text{ keV}$, $5 \times 10^{16} \sim 1 \times 10^{17} \text{ atoms/cm}^2$ で行う。剥離用アニールは、上記 (4) に準ずる。

【0212】

このとき、支持基板 40 上には SiO₂ 層 13a、ポリ Si 層 14 等のデバイス構成層が存在するが、これらを貫通して絶縁層 42 下に水素イオン注入層 45 を形成し、熱処理により歪み 45a を発生させる。また、剥離用アニールは急加熱急冷却の RTA が好ましいが、特にフラッシュランプアニール法の極めて短時間 (例えば 700°C 10 ミリ秒) により行えば、デバイス特性などに悪影響を与えることなく歪みを発生させることができる。

【0213】

なお、剥離用アニールせずに、水素イオン注入層 45 をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで分離してもよい。

【0214】

(9) 表示領域の画素開口部のポリ Si 層 14 をエッチングにより除去する (図 35 参照)。条件は、(A) に準ずる。

【0215】

(10) 表示領域の画素開口部内に SiO₂ 膜 13b および低反射の金属膜 17

を形成し、画素開口部底の金属膜 17 をエッチングし、表示領域の画素開口部に透明樹脂 16 などを埋め込み、CMP などにより平坦化する。そして、表示領域のポリ Si TFT 部 15 a 上の透明樹脂 16 に窓開けを行い、ITO（インジウム－錫系透明導電膜）、IZO（インジウム－亜鉛系透明導電膜）などの画素電極としての透明電極 18 a などを形成することにより TFT 基板層を形成する（図 36 参照）。条件は、（A）に準ずる。

【0216】

これ以降の工程については、（C）に準ずる。

【0217】

なお、反射型 LCD、下面発光型有機 EL および上面発光型有機 EL を製造する場合、（1）～（4）までの工程（図 31，図 34）については透過型 LCD と同じであり、その後の工程については、それぞれ（A-2）、（A-3）および（A-4）と同様である。

【0218】

なお、本実施形態においては、高濃度に注入するイオンとして水素イオンを用いた例について説明しているが、注入するイオンはこれに限定されるものではなく、窒素、ヘリウム、希ガス等のイオンを用いることも可能である。

【0219】

（E）多孔質半導体層・イオン注入層分離法

本実施形態においては、多孔質半導体層とイオン注入層を組み合わせた多孔質半導体層・イオン注入層分離法（種子用半導体基板に形成したイオン注入層から種子用半導体基板を分離し、支持用半導体基板に形成した多孔質半導体層から支持用半導体基板を分離する）による液晶表示装置の製造方法について説明する。図 37 から図 39 は、本発明の実施の形態における多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程図である。

【0220】

（1）単結晶 Si からなる例えば 12 インチ ϕ 、1.2 mm 厚の種子基板 50 に高濃度に水素イオンを注入し、水素イオン注入層 51 を形成する（図 37 参照）。なお、水素イオンは、約 100 keV、 $5 \times 10^{16} \sim 1 \times 10^{17} \text{ atoms/cm}^2$

のドーズ量で、深さ約 $1\ \mu\text{m}$ に注入する。

【0221】

(2) 単結晶 Si からなる例えば $12\ \text{インチ}\ \phi$ 、 $1.2\ \text{mm}$ 厚の支持基板 52 に陽極化成法で低多孔質 Si 層 53、高多孔質 Si 層 54 および低多孔質 Si 層 55 を形成し、半導体エピタキシャル成長の単結晶 Si 層 56 を形成し、さらに SiO₂ 膜または SiO₂/Si₃N₄/SiO₂ 積層膜からなる絶縁層 57 を形成する (図 37 参照)。形成方法は (A) に準ずる。

【0222】

(3) 種子基板 50 と支持基板 52 を貼り合わせる (図 38 参照)。

室温で種子基板 50 の水素イオン注入層 51 と支持基板 52 の絶縁層 57 の表面同士を接触させ、ファンデワールス力により結合させる。この後、 400°C 30 分間の熱処理を行って共有結合させ、貼り合せを強固にする。熱処理方法は (B) に準ずる。

【0223】

(4) 剥離用アニール処理により水素イオン注入層 51 に歪みを発生させ、種子基板 50 および支持基板 52 の両基板に UV テープ 23 を貼り合せ、引っ張り剥離する (図 39 参照)。剥離用アニールは、(C) に準ずるが、このとき、高多孔質 Si 層 54 から剥離しないように、多孔質 Si 層 54 の多孔率および厚みを調整することが重要である。なお、必要に応じて歪発生した水素イオン注入層 51 に高圧流体ジェット噴射して剥離させるか、あるいは剥離用アニールしない水素イオン注入層 51 をレーザー加工剥離あるいはレーザーウオータージェット加工剥離することで、多孔質 Si 層 54 の多孔率および厚み条件を緩和することができる。

【0224】

(5) 剥離した単結晶 Si 層 58 の表面を水素アニール処理によりエッチングし、所望の厚みと高平坦性の、例えば $1\ \mu\text{m nm}$ の単結晶 Si 層 58 を形成する。水素アニールは、 1050°C で $0.0013\ \text{nm/min}$ 、 1100°C で $0.0022\ \text{nm/min}$ のエッチング速度で行う。

【0225】

これ以降の処理については、(B)に準ずる。

【0226】

なお、単結晶Si層58を熱酸化してSiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aをエッチングにより除去する。そして、CVD法の半導体エピタキシャル成長により表示領域に50～100nmのポリSi層14を、周辺回路領域に50～100nmの単結晶Si層12bをそれぞれ形成する。

【0227】

そして、必要に応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0228】

あるいは、液晶ギャップ幅以下の膜厚の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、周辺回路領域の単結晶Si層58は残して、CVD法の半導体エピタキシャル成長により表示領域の絶縁層上に50～100nmのポリSi層14を、周辺回路領域上に50～100nmの単結晶Si層58に単結晶Si層12bをそれぞれ形成してもよい。

【0229】

そして、必要に応じて、固相成長法、レーザーアニール法あるいはランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0230】

あるいは、必要に応じて表示領域のポリSi層14のTF T部に遮光金属膜を形成し、固相成長法またはレーザーアニール法または集光ランプアニール法などにより表示領域のポリSi層14の結晶粒径（電子・正孔移動度）を任意に制御する場合の各条件は、(A)に準ずる。

【0231】

このとき、液晶ギャップ幅以下の膜厚の単結晶Si層58の表示領域をエッチングして絶縁層57を露出させ、表示領域内の画素表示用ポリSiTF T領域に

、CVDとエッチングにより WSi_2 （タングステンシリサイド）、 $TiSi_2$ （チタンシリサイド） $MoSi_2$ （モリブデンシリサイド）などの遷移金属シリサイドなどの遮光性金属層を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶 Si 層58表面の絶縁層は除去する。

【0232】

そして、CVD法の半導体エピタキシャル成長により表示領域の絶縁層上に50～100nm厚のポリ Si 層14を、周辺回路領域上の単結晶 Si 層58に50～100nm厚の単結晶 Si 層12bをそれぞれ形成してもよい。

【0233】

さらに、超薄型のTFT基板層の周辺回路に接続する半田バンプなどの外部取り出し電極を形成するが、LCDパネル形成後に異方性導電膜接合や超音波接合、半田付けなどでフレキシブル基板との接合やPCBへのマウントを行うのが好ましい。

【0234】

すなわち、本実施形態における多孔質 Si 層・水素イオン注入層分離法では、この単結晶 Si 層58を熱酸化して SiO_2 層を形成し、表示領域の SiO_2 層を残して周辺回路領域の SiO_2 層を除去し、半導体エピタキシャル成長により、表示領域にポリ Si 層を、周辺回路領域に単結晶 Si 層をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリ Si 層に表示部を、周辺回路領域の単結晶 Si 層に周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT周辺回路とを同一支持基板上の多孔質 Si 層および絶縁層上のTFT基板層内、つまり超薄型SOI層内に形成する。

【0235】

あるいは、本実施形態における別の多孔質 Si 層・水素イオン注入層分離法では、液晶ギャップ幅以下の膜厚の単結晶 Si 層58の表示領域をエッチングして絶縁層を露出させ、周辺回路領域を残し、半導体エピタキシャル成長により、表示領域にポリ Si 層を、周辺回路領域に単結晶 Si 層をそれぞれ形成し、必要に

応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリ Si 層に表示部を、周辺回路領域の単結晶 Si 層に周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板上の多孔質 Si 層および絶縁層上の TFT 基板層内、つまり超薄型 SOI 層内に形成する。

【0236】

あるいは、本実施形態におけるさらに別の多孔質 Si 層・水素イオン注入層分離法では、液晶ギャップ幅以下の膜厚の単結晶 Si 層の表示領域をエッチングして絶縁層を露出させ、表示領域内の画素表示用ポリ Si TFT 領域に遷移金属シリサイドなどの遮光性金属層を形成し、その上を絶縁層で覆い、周辺回路領域の単結晶 Si 層表面の絶縁層は除去し、半導体エピタキシャル成長により表示領域の絶縁層上にポリ Si 層を、周辺回路領域上に単結晶 Si 層をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域のポリ Si 層に表示部を、周辺回路領域の単結晶 Si 層に周辺回路部をそれぞれ形成するので、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性のポリ Si TFT 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶 Si TFT 周辺回路とを同一支持基板上の多孔質 Si 層および絶縁層上の TFT 基板層内、つまり超薄型 SOI 層内に形成する。

【0237】

そして、この支持基板上の TFT 基板層の表示領域の画素開口部のポリ Si 層を除去して透光性材料を埋め込み平坦化し、画素電極を形成し、さらに支持基板上の TFT 基板層（超薄型 SOI 層）と対向基板を重ね合わせてシールした後に、多孔質 Si 層から支持基板を分離し、分離した面の透光性材料を露出させて透明支持基板に透明接着剤で貼り付けることにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型 LCD が得られる。

【0238】

なお、反射型LCD、下面発光型有機ELおよび上面発光型有機ELを製造する場合、(1)～(4)までの工程(図37～図39)については透過型LCDと同じであり、その後の工程については、それぞれ(A-2)、(A-3)および(A-4)と同様である。

【0239】

なお、本実施形態においては、高濃度に注入するイオンとして水素イオンを用いた例について説明しているが、注入するイオンはこれに限定されるものではなく、窒素、ヘリウム、希ガス等のイオンを用いることも可能である。

【0240】

(F) 上記(A)～(E)では、基板同士の重ね合わせを、それぞれ基板状態(面)のまま行う、いわゆる面組立により行う例について主に説明したが、この基板同士の重ね合わせを予めチップ状態(単個)として行う、いわゆる面単組立により行うことも可能である。以下、上記(A)～(E)の各方法により形成した電気光学表示素子基板から、それぞれ反射型LCD、透過型LCD、上面発光型有機ELおよび下面発光型有機ELを組み立てる際の各方法について説明する。

【0241】

(反射型LCD)

上記(A)～(E)によりポリSiTFT部および単結晶SiTFT部を形成した後に配向膜形成および配向処理して電気光学表示素子基板層(TFT基板層で以下略)を形成し、透明電極形成して配向膜形成および配向処理した対向基板と所定の液晶ギャップを介して重ね合わせてシールした後、多孔質層またはイオン注入層の歪部などの分離層から支持基板を分離して超薄型電気光学表示素子基板(TFT基板で以下略)を形成する。その後、接着剤で支持体を貼り合わせ、各超薄型電気光学表示装置に切断分割後に液晶注入封止する。または、分離後の超薄型電気光学表示素子基板内の良品チップに支持体の良品チップを接着剤で貼り合わせ、切断分割後に液晶注入封止する。

【0242】

あるいは、上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離し、支持体を接着剤で貼り付けて電気光学表示素子基板を形成する。その後、面組立方式の場合は、この電気光学表示素子基板に配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と、所定の液晶ギャップで重ね合わせてシールし、切断分割後に液晶注入封止する。

【0243】

また、面単組立方式の場合は、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理した電気光学表示素子基板内の良品チップと、所定の液晶ギャップで重ね合わせてシールし、液晶注入封止した後に、切断分割する。または、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止する。

【0244】

(透過型LCD)

上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成した後に、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにTF Tのドレインに接続する透明電極を形成してこれに配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と所定の液晶ギャップで重ね合わせてシールした後に、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、透明接着剤で透明な支持体を貼り合わせ、切断分割後に液晶注入封止する。または、分離後の超薄型電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り合わせ、切断分割後に液晶注入封止する。

【0245】

あるいは、上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成し、表面をUVテープで保護し、

分離層から支持基板を分離し、超薄型電気光学表示素子基板を形成し、透明な支持体を透明接着剤で貼り付けて電気光学表示素子基板を形成する。その後、面組立方式の場合は、この電気光学表示素子基板の表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、T F Tのドレインに接続する透明電極を形成した後に配向膜形成および配向処理し、透明電極形成して配向膜形成および配向処理した対向基板と、所定の液晶ギャップで重ね合わせてシールし、切断分割後に液晶注入封止する。

【 0 2 4 6 】

また、面単組立方式の場合は、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにT F Tのドレインに接続する透明電極を形成した後に配向膜形成および配向処理した電気光学表示素子基板内の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止し、切断分割する。または、透明電極形成して配向膜形成および配向処理して切断した対向基板の良品チップを、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化し、そこにT F Tのドレインに接続する透明電極を形成した後に配向膜形成および配向処理して切断した電気光学表示素子基板の良品チップと、所定の液晶ギャップで重ね合わせてシールした後に液晶注入封止する。

【 0 2 4 7 】

(上面発光型有機E L)

上記(A)～(E)によりポリS i T F T部および単結晶S i T F T部を形成して電気光学表示素子基板層を形成する。ここで、表示部は、各画素の電流駆動用M O S T F Tのドレインに接続された陰極(L i - A L、M g - A gなど)上に、画素毎に赤、青、緑などの有機E L発光層を被着し、その上部に陽極(I T O膜など)を形成し、必要に応じて全面に陽極を形成し、全面を耐湿性透明樹脂で覆った構造を形成する。そして、分離層より支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、この超薄型電気光学表示素子基板に接着剤で支持基板を貼り合わせて切断分割する。または、超薄型電気光学表示素子基板内の良品チップに支持基板の良品チップを接着剤で貼り合わせて切断分割する。

【0248】

あるいは、上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成し、支持体を接着剤で貼り付けて電気光学表示素子基板を形成する。ここで、表示部は、各画素の電流駆動用TF Tのドレインに接続された陰極(Li-Al, Mg-Agなど)上に、画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陽極(ITO膜など)を形成し、必要に応じて全面に陽極を形成し、全面を耐湿性透明樹脂で覆った構造を形成する。その後、切断分割する。

【0249】

(下面発光型有機EL)

上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成した後に、表示部の画素開口部をエッチングして透明材料で埋め込み平坦化する。この上に各画素の電流駆動用MOSTF Tのソースに接続された陽極(ITO膜など)を形成し、さらに画素毎に赤、青、緑などの有機EL発光層を被着し、その上部に陰極(Li-Al, Mg-Agなど)を形成し、必要に応じて全面に陰極を形成し、さらに全面を耐湿性透明樹脂で覆っている構造を形成する。そして、分離層より支持基板を分離して超薄型電気光学表示素子基板を形成する。その後、透明接着剤で透明な支持基板を貼り合わせて切断分割する。または、電気光学表示素子基板内の良品チップに透明な支持体の良品チップを透明接着剤で貼り合わせて切断分割する。

【0250】

あるいは、上記(A)～(E)によりポリSiTF T部および単結晶SiTF T部を形成して電気光学表示素子基板層を形成し、表面をUVテープで保護し、分離層から支持基板を分離して超薄型電気光学表示素子基板を形成し、透明な支持体を透明接着剤で貼り付けて電気光学表示素子基板を形成する。この電気光学表示素子基板の表示部の画素開口部をエッチングして透明材料で埋め込み平坦化する。この上に画素毎の電流駆動用TF Tのソースに接続された陽極(ITO膜など)を形成し、さらに画素毎に赤、青、緑などの有機EL発光層を被着し、そ

の上部に陰極 (Li-Al, Mg-Ag など) を形成し、必要に応じて全面に陰極を形成し、さらに全面を耐湿性透明樹脂で覆った構造を形成する。その後、切断分割する。

【0251】

以上の組立方法を (A) ~ (E) の分離法別にまとめてそれぞれ図 40 から図 44 に示す。図 40 は (A) の多孔質半導体層分離法による LCD および有機 EL の組立法、図 41 は (B) の二重多孔質半導体層分離法による LCD および有機 EL の組立法、図 42 は (C) のイオン注入層分離法による LCD および有機 EL の組立法、図 43 は (D) の二重イオン注入層分離法による LCD および有機 EL の組立法、図 44 は (E) の多孔質半導体層・イオン注入層分離法による LCD および有機 EL の組立法をそれぞれ示している。なお、ここで TFT 基板層とは電気光学表示素子層のことである。

【0252】

上記の LCD 組立実施例は、基本的に単結晶半導体基板層の電気光学表示素子基板層と対向基板を重ね合わせてシールした後に分離層から支持基板を分離し、電気光学表示素子基板と支持体又は支持体チップと貼り合わせ、切断分割後に液晶注入封止する方法であるが、必要に応じて面単組立の場合は単結晶半導体基板層の電気光学表示素子基板層と対向基板を重ね合わせてシールし、液晶注入封止した後に分離層から支持基板を分離し、電気光学表示素子基板と支持体または支持体チップと貼り合わせた後に切断分割する方法でもよいことを示している。

【発明の効果】

本発明により、以下の効果を奏することができる。

【0253】

(1) 単結晶半導体層の表面に絶縁層を形成し、表示領域の絶縁層を残して周辺回路領域の絶縁層を除去し、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法などにより結晶粒径 (電子・正孔移動度) を任意に制御した表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的

低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。また、各超薄型電気光学表示装置への分割は、支持基板に貼り合わせた状態で行うことから、分割時の割れ、欠け、クラックの発生を防止することができる。

【0254】

(2) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制御した表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体TFT表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体TFT周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精細で高機能の透過型LCDや、反射型LCD、上面発光型有機EL、下面発光型有機ELなどの超薄型電気光学表示装置が得られる。また、各超薄型電気光学表示装置への分割は、支持基板に貼り合わせた状態で行うことから、分割時の割れ、欠け、クラックの発生を防止することができる。

【0255】

(3) 単結晶半導体層の表示領域を除去して絶縁層を露出させ、表示領域内のTFT表示素子形成領域に金属遮光層を形成し、その上を絶縁層で覆い、半導体エピタキシャル成長により表示領域に多結晶半導体層を、周辺回路領域に単結晶半導体層をそれぞれ形成し、必要に応じて固相成長法またはレーザーアニール法または集光ランプアニール法などにより結晶粒径（電子・正孔移動度）を任意に制

御した表示領域の多結晶半導体層に表示素子部を、周辺回路領域の単結晶半導体層に周辺回路部をそれぞれ形成することにより、任意に制御した比較的低い電子・正孔移動度で低リーク電流特性の多結晶半導体 T F T 表示素子と高い電子・正孔移動度で駆動能力の高い単結晶半導体 T F T 周辺回路とを同一基板内に形成することが可能となる。これにより、高い電子・正孔移動度を有し、かつ低リーク電流特性を有して、プロジェクタなどの強い光が入射する装置に好適な高輝度、高精度で高機能の透過型 L C D や、反射型 L C D、上面発光型有機 E L、下面発光型有機 E L などの超薄型電気光学表示装置が得られる。また、各超薄型電気光学表示装置への分割は、支持基板に貼り合わせた状態で行うことから、分割時の割れ、欠け、クラックの発生を防止することができる。

【 0 2 5 6 】

(4) 支持基板の分離を、糊残りのない帯電防止の紫外線照射硬化型テープにより対向基板および支持基板を保持した状態で行うことによって、対向基板および支持基板を強力に保持し、また対向基板および支持基板の表面を保護した状態で分離し、分離後は U V 照射硬化によって糊残りなく容易に紫外線照射硬化型テープを除去することができるため、歩留および生産性を高めることができる。また、紫外線照射硬化型テープが帯電防止機能を有することによって、分離時の支持基板上の多結晶半導体 T F T 回路と単結晶半導体 T F T 回路の静電気ダメージによる特性不良発生を防止することができる。さらに、不要な多孔質 S i 層などのエッチング時にも保護層として作用し、超薄型電気光学表示素子基板周辺部の欠け、クラック、割れなどを防止することができる。

【 0 2 5 7 】

(5) 各製法において、支持基板の分離を、各電気光学表示装置に分割する際の分割線に沿って単結晶半導体層から少なくとも多孔質半導体層またはイオン注入層まで溝を形成した後に行うことによって、支持基板から分離される T F T 基板層が予め分割されるため、支持基板の分離が容易となる。これにより、各超薄型電気光学表示装置への分割時の割れ、欠け、クラックの発生を防止することができる。特に、溝形成した場合は溝内部が紫外線照射硬化型糊で充填されるので、分離層からの分離時のストレスによる超薄型電気光学表示素子基板周辺部の欠け

、クラック、割れなどを防止することができる。

【0258】

(6) 表示領域の画素開口部の多結晶半導体層を除去した後、絶縁膜および遮光性金属膜をそれぞれ順に形成してから透光性材料を埋め込むことによって、遮光性金属膜の遮光作用により、特に黒色系金属膜の場合にはその低反射性によって、強い入射光による表示素子部のTFTへの漏れ光を防止できるため、画質を向上させることができる。このとき、各画素開口部の金属膜をアース電位にしておくことで、強い入射光による各部のチャージアップを防止できるので、TFTのリーク電流が防止され、高輝度、高精細、高機能な電気光学表示装置が得られる。

【0259】

(7) 表示領域の多結晶半導体層の画素開口部に透明樹脂、ガラス、SiO₂などの高透過率で紫外線耐光性の透光性材料を埋め込んでいるため、光透過率の高い透過型LCDが得られる。

【0260】

(8) 透光性材料の埋め込み部の下部に絶縁膜および遮光性金属膜を設けた状態で単結晶半導体層および多孔質半導体層のエッチングを行うため、エッチング液によって透光性材料がダメージを受けないので、この透光性材料の特性低下がなくなり、光透過率を高く維持することができる。

【0261】

(9) 分離した種子基板や支持基板は再使用できるので、コストダウンが可能である。

【0262】

(10) 絶縁層に窒化系Si膜を含むものとすることによって、この窒化系Si膜が基板分離後のエッチング時のストッパとして機能するため、エッチングむらを防止することができ、また、LCD組立時や半導体デバイスプロセス中に、支持基板側から半導体層（多結晶半導体層および単結晶半導体層）への特性悪化元素例えばハロゲン元素の浸透を防止することができる。さらに、半導体デバイスプロセス中、半導体層が、支持基板に形成した多孔質層の膨張の影響を受けて、

反り歪みするのを低減または防止することができる。これらにより、歩留まりおよび品質が向上する。

【0263】

(11) 超薄型多結晶半導体 TFT 表示素子と超薄型単結晶半導体周辺回路とを同一基板内に形成することができるため、例えば $100\ \mu\text{m}$ の透明ガラスや樹脂フィルムなどの対向基板を重ね合わせることにより、高輝度、高精細、高機能、超薄型の LCD (透過型、半透過型、反射型) や上面発光型有機 EL または下面発光型有機 EL などの超薄型電気光学表示装置が実現できる。

【0264】

(12) 上記のように得られた直視型で超薄型の透過型 LCD、反射型 LCD、上面発光型有機 EL、下面発光型有機 EL などを用いることで、腕時計、名刺、カード、眼鏡、切手やヘッドマウントタイプの超薄型電気光学表示装置と、これによる超薄型デジタルスチルカメラ、超薄型カムコーダー、超薄型音響機器 (CD、MD など)、超薄型携帯電話、超薄型携帯テレビ、超薄型テレビモニターなどの超薄型、超小型、超軽量のエレクトロニクス製品が実現可能となる。さらに、高輝度、高精細、高機能で超薄型の透過型あるいは反射型 LCD により超薄型、超小型、超軽量のデータ/AV (Audio Visual) 用プロジェクタ製品が実現可能となる。

【図面の簡単な説明】

【図1】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図2】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図3】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺回路領域を示す図である。

【図4】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図5】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 6】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 7】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 8】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は基板全体を示す図、(b) は表示領域を示す図である。

【図 9】 多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は基板全体を示す図、(b) は表示領域を示す図である。

【図 10】 多孔質 Si 層分離法によって作製した透過型 LCD を示す断面図であって、(a) は遮光膜無しの場合の透過型 LCD を示す図、(b) は遮光膜有りの場合の透過型 LCD を示す図である。

【図 11】 多孔質 Si 層分離法による反射型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺回路領域を示す図である。

【図 12】 多孔質 Si 層分離法による反射型 LCD の製造工程を示す表示領域の断面図である。

【図 13】 多孔質 Si 層分離法によって作成した反射型 LCD を示す断面図であって、(a) は表示領域を示す図、(b) は周辺回路領域を示す図である。

【図 14】 多孔質 Si 層分離法による下面発光型有機 EL の製造工程を示す断面図である。

【図 15】 多孔質 Si 層分離法によって作成した下面発光型有機 EL を示す断面図である。

【図 16】 多孔質 Si 層分離法によって作成した上面発光型有機 EL を示す断面図である。

【図 17】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 18】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 19】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 20】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は絶縁層として SiO_2 を形成した場合の例を示す図、(b) は絶縁層として $\text{SiO}_2/\text{Si}_3\text{N}_4/\text{SiO}_2$ を形成した場合の例を示す図である。

【図 21】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図である。

【図 22】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 23】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 24】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 25】 二重多孔質 Si 層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 26】 二重多孔質 Si 層分離法による反射型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 27】 水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 28】 水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 29】 水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 3 0】 水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 3 1】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 3 2】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 3 3】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 3 4】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図であって、(a) は表示領域を示す図、(b) は周辺周辺回路領域を示す図である。

【図 3 5】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 3 6】 二重水素イオン注入層分離法による透過型 LCD の製造工程を示す表示領域の断面図である。

【図 3 7】 多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 3 8】 多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 3 9】 多孔質 Si 層・水素イオン注入層分離法による透過型 LCD の製造工程を示す断面図である。

【図 4 0】 (A) の多孔質半導体層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 1】 (B) の二重多孔質半導体層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 2】 (C) のイオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 3】 (D) の二重イオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 4】 (E) の多孔質半導体層・イオン注入層分離法による LCD および有機 EL の組立法を示す図である。

【図 4 5】 本発明の実施の形態における高圧流体ジェット噴射剥離装置の概略断面図である。

【符号の説明】

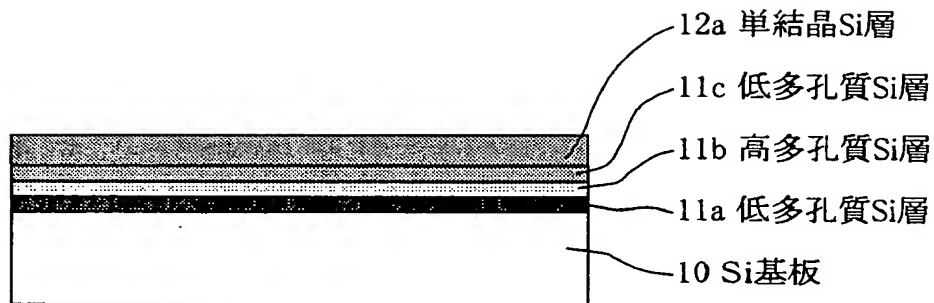
- 10 Si 基板
- 30 種子基板
- 33, 40, 52 支持基板
- 11a, 11c, 31a, 31c, 34a, 34c, 53, 55 低多孔質 Si 層
- 11b, 31b, 34b, 54 高多孔質 Si 層
- 12a, 12b, 35, 56, 58 単結晶 Si 層
- 13a SiO₂層
- 13b SiO₂膜
- 14 ポリ Si 層
- 15a ポリ Si TFT 部
- 15b 単結晶 Si TFT 部
- 16 透明樹脂
- 17 金属膜
- 18a, 18b 透明電極
- 20a, 20b 配向膜
- 21 対向基板
- 22 シール剤
- 23 UVテープ
- 24 透明支持基板
- 25a 透明接着剤
- 25b 接着剤
- 26a, 26b, 26c, 26d 遮光膜
- 27 配線層

- 2 8 保護膜
- 2 9 金属支持基板
- 3 0, 4 3, 5 0 種子基板
- 3 6, 4 2, 5 7 絶縁層
- 3 6 a SiO_2 層
- 3 6 b Si_3N_4 層
- 3 7 遮光用金属層
- 4 1 水素イオン注入層
- 4 1 a 歪み層
- 4 4, 4 5 水素イオン注入層 (単結晶 Si 層)
- 6 0 溝
- 6 0 a 金属電極
- 6 0 b 有機 EL 発光層
- 6 0 c 透明電極
- 7 0 液晶
- 8 0 ガードリングストッパ
- 8 1 a, 8 1 b ホルダ
- 8 2 高圧流体ジェット
- 8 3 微細ノズル
- 8 4 スリット孔

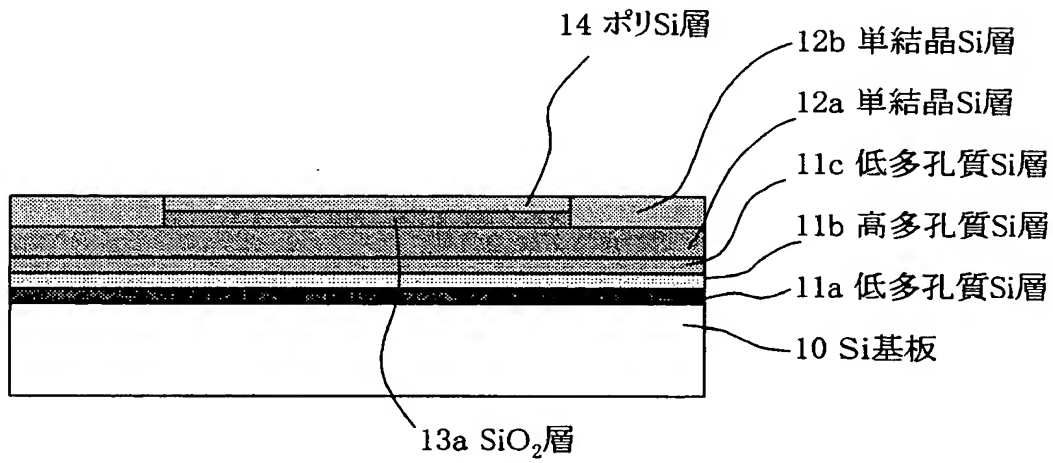
【書類名】

図面

【図 1】

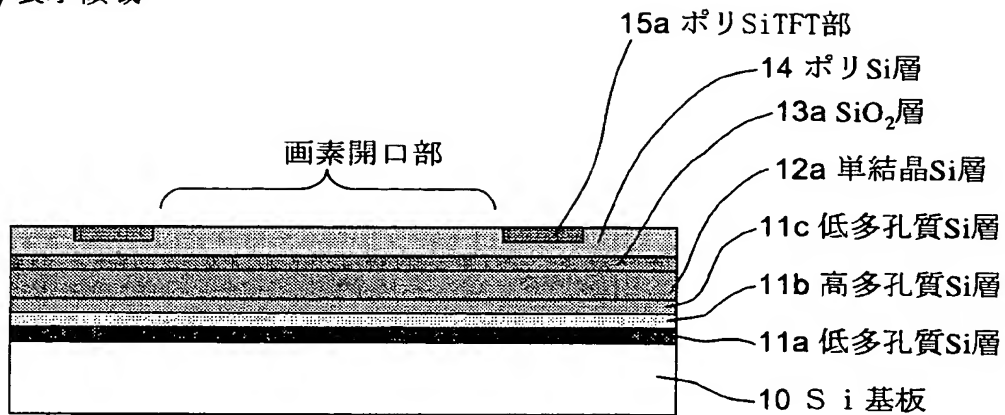


【図 2】

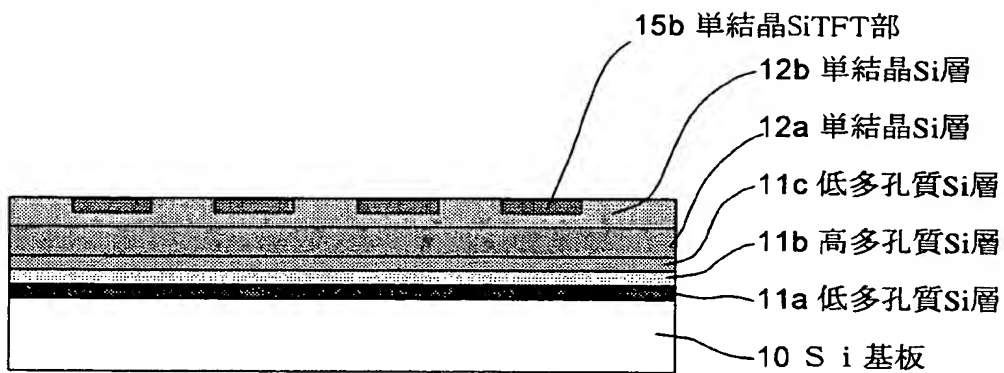


【図 3】

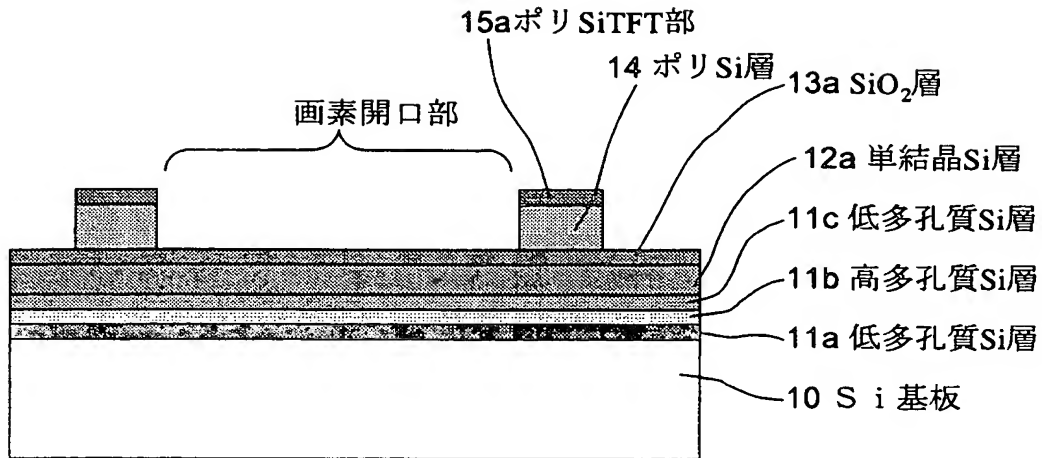
(a) 表示領域



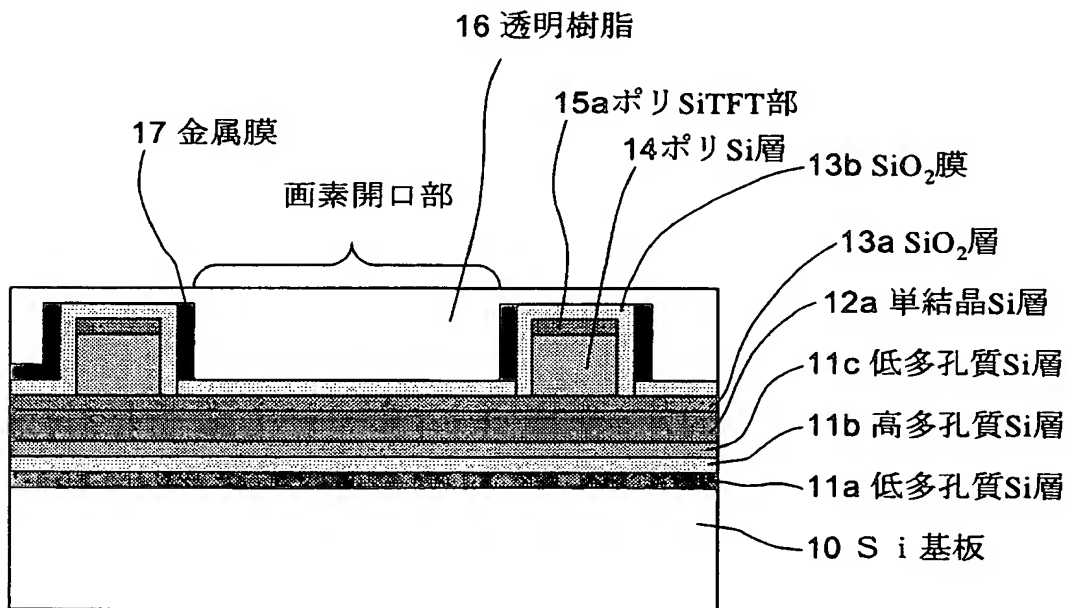
(b) 周辺回路領域



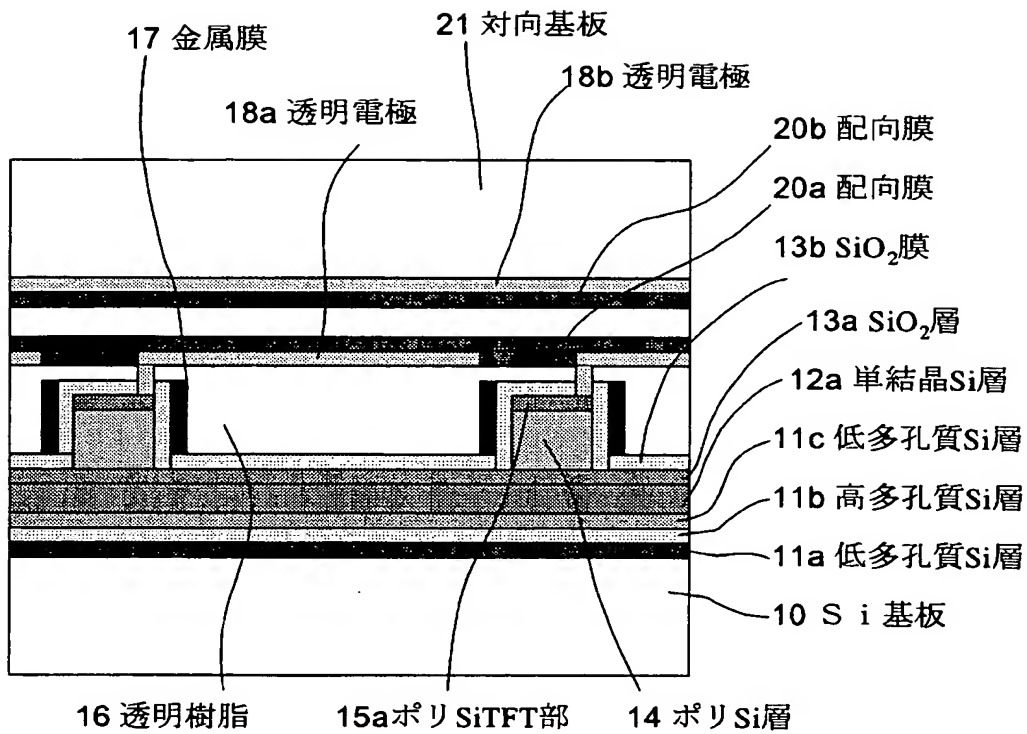
【図 4】



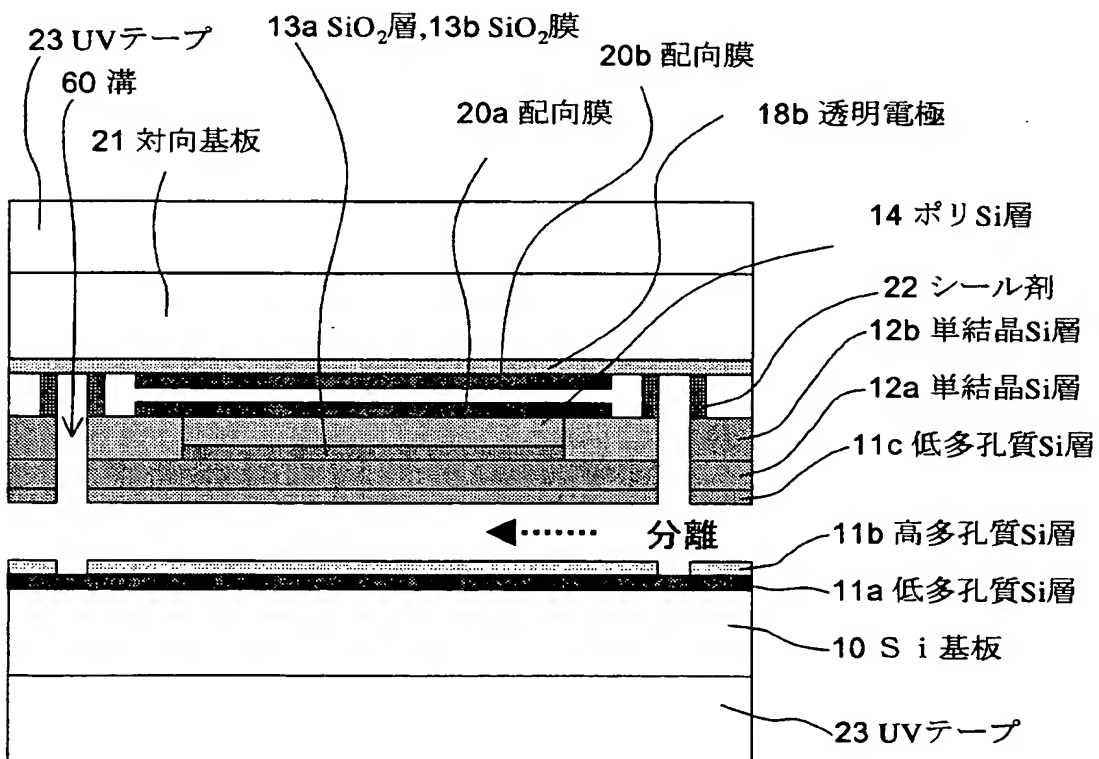
【図 5】



【図6】

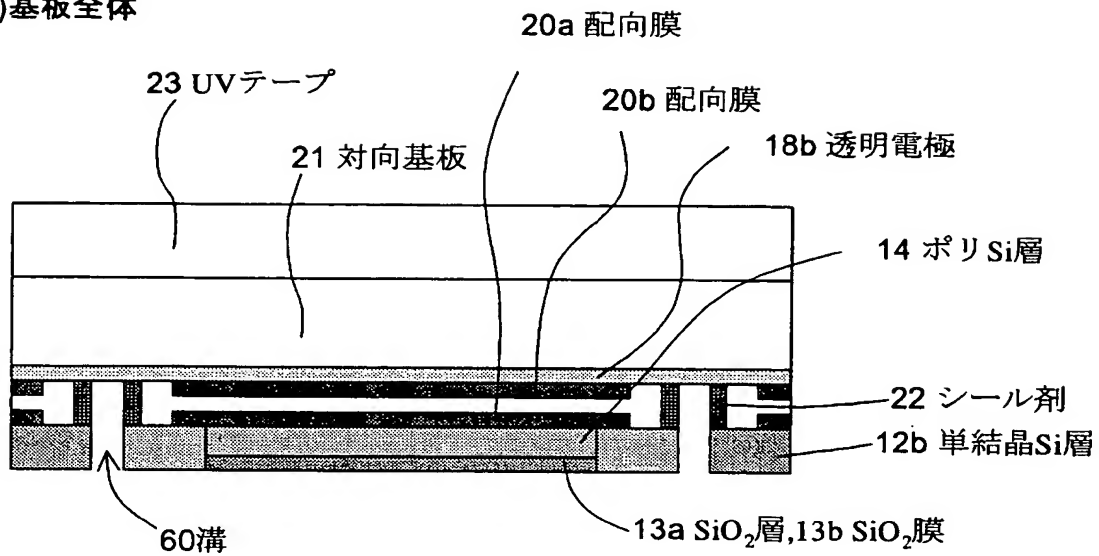


【図7】

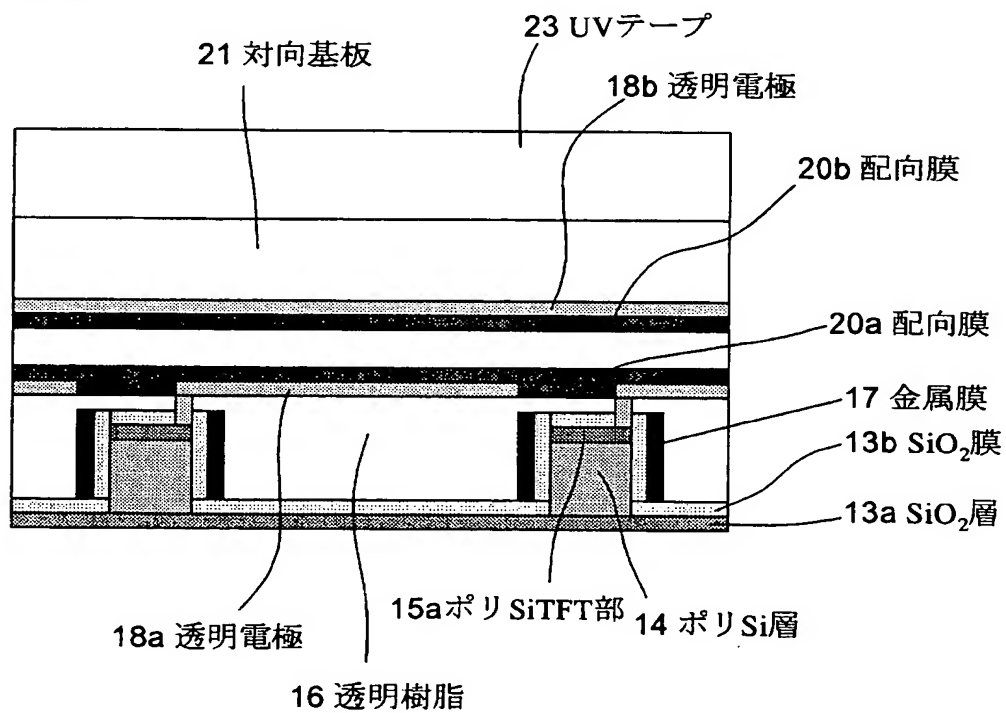


【図 8】

(a)基板全体

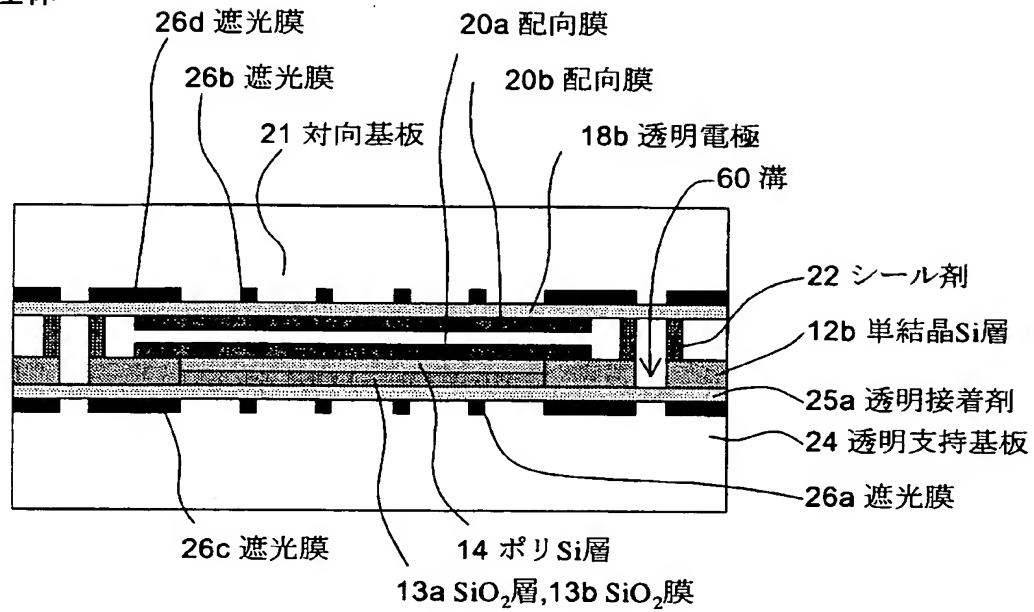


(b)表示領域

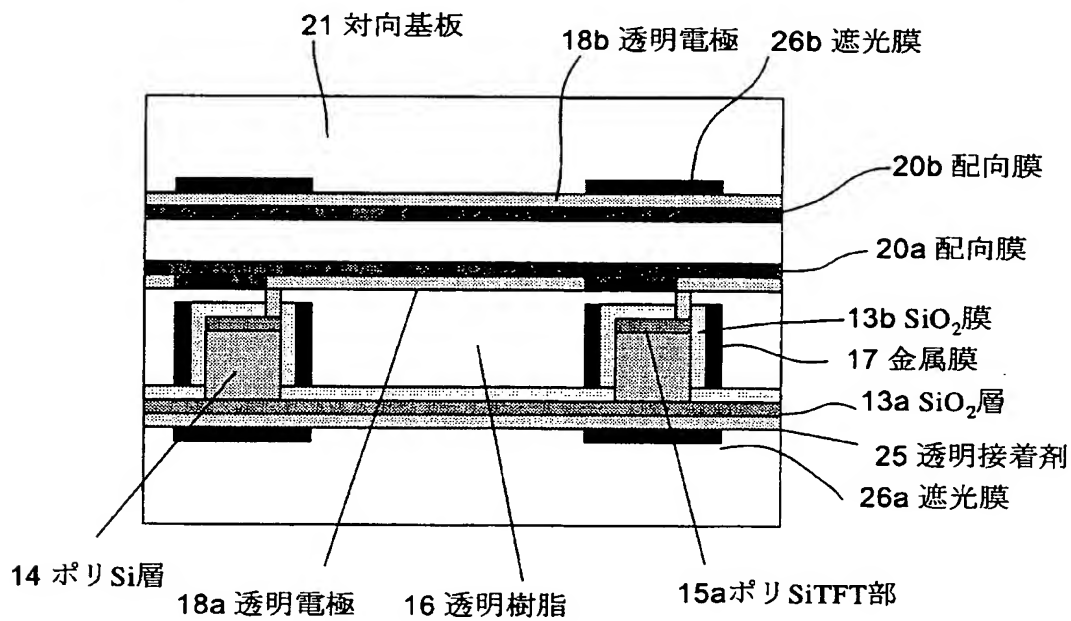


【図 9】

(a) 基板全体

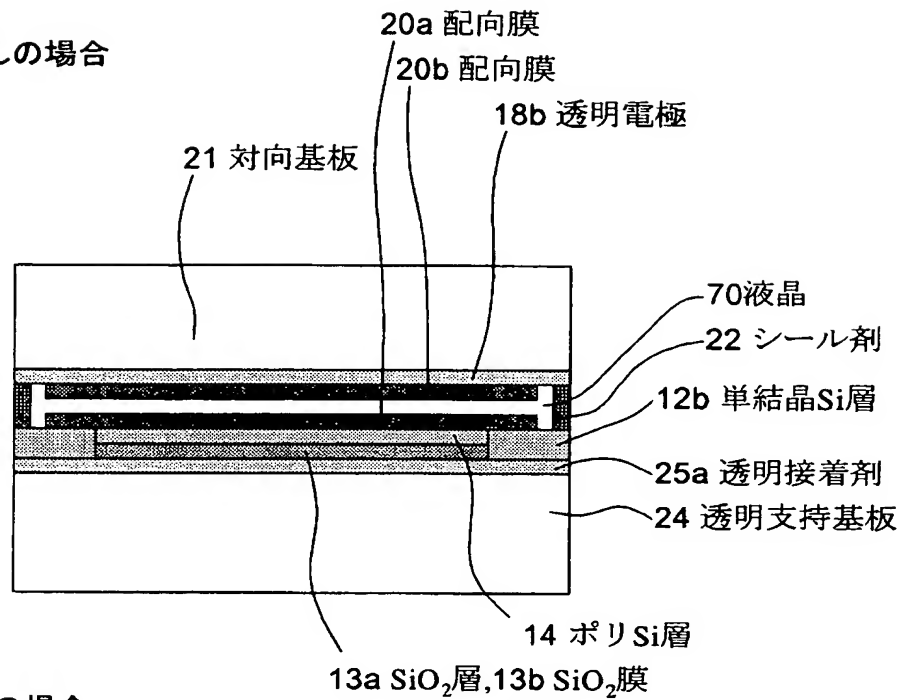


(b) 表示領域

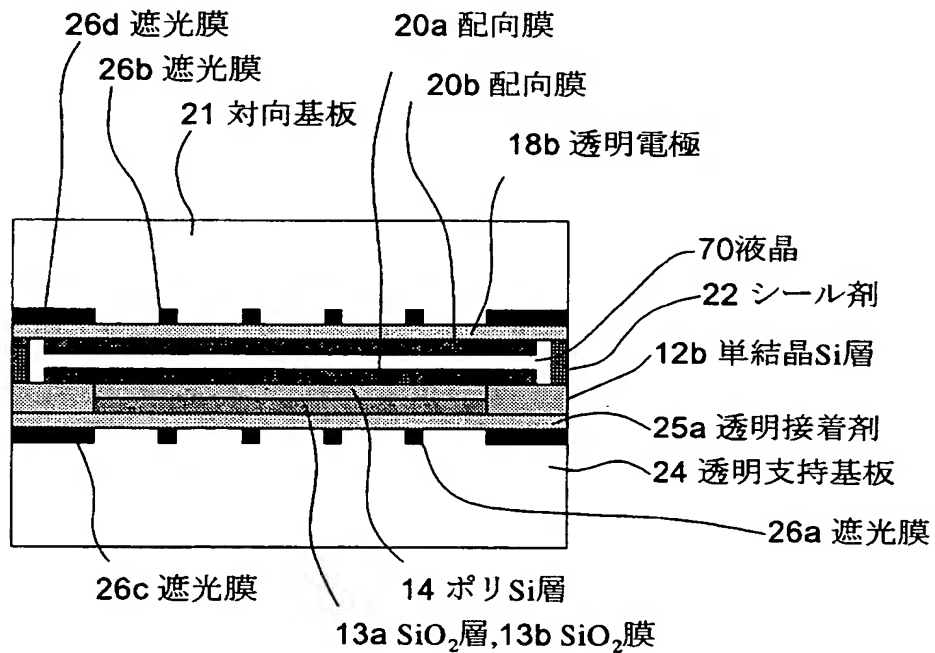


【図 10】

(a) 遮光膜無しの場合

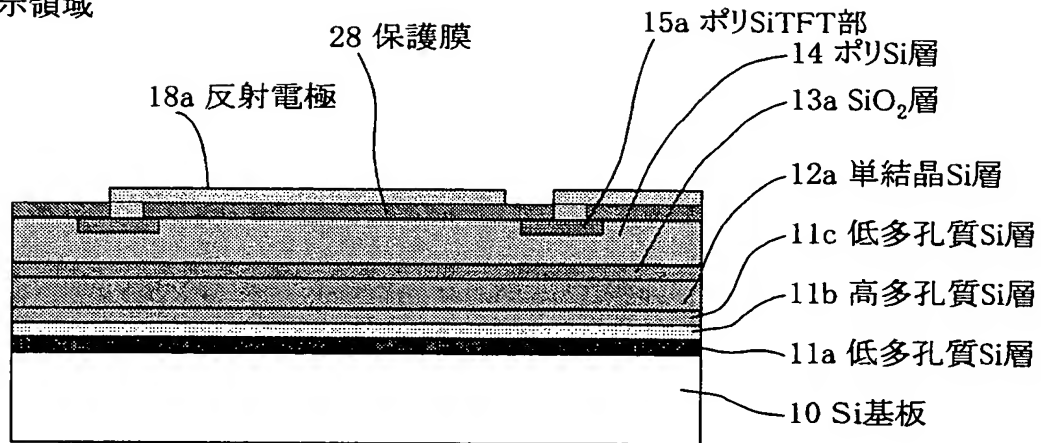


(b) 遮光膜有りの場合

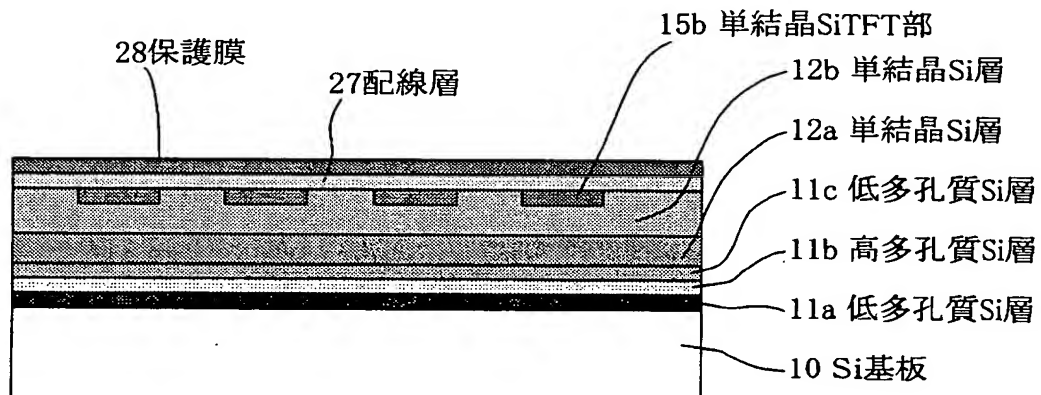


【図 11】

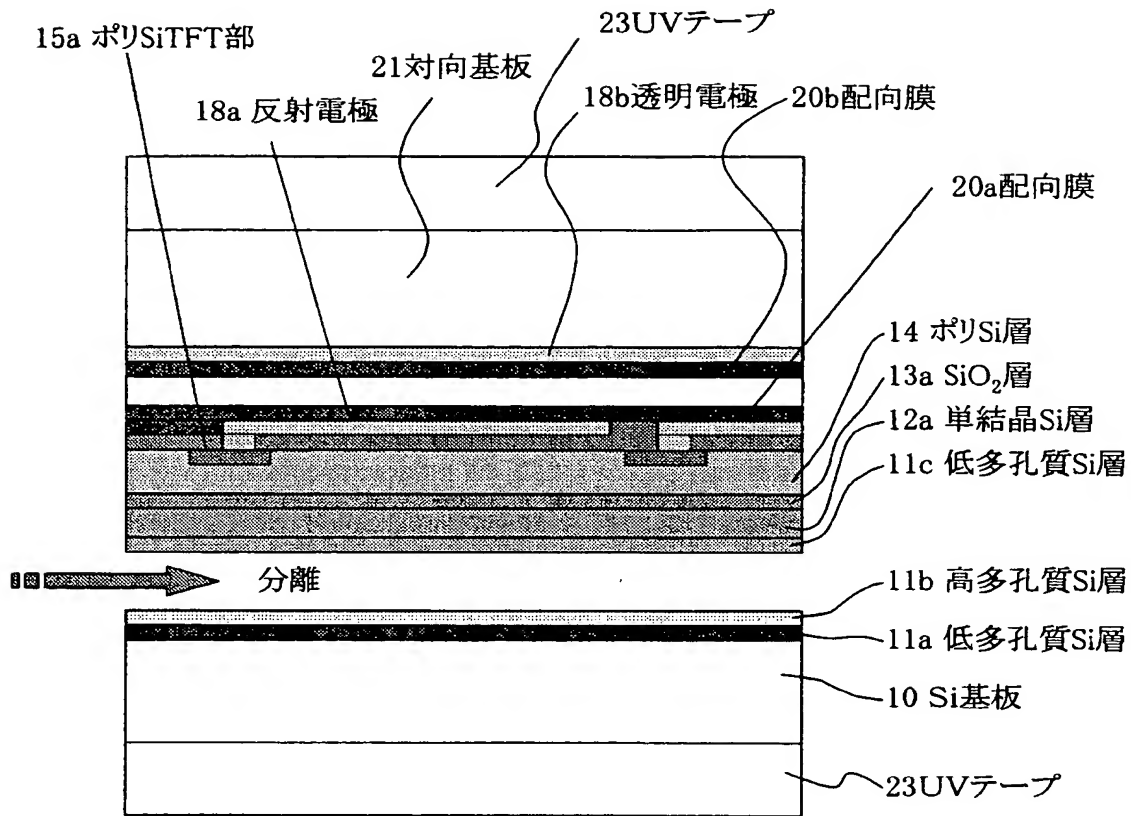
(a) 表示領域



(b) 周辺回路領域

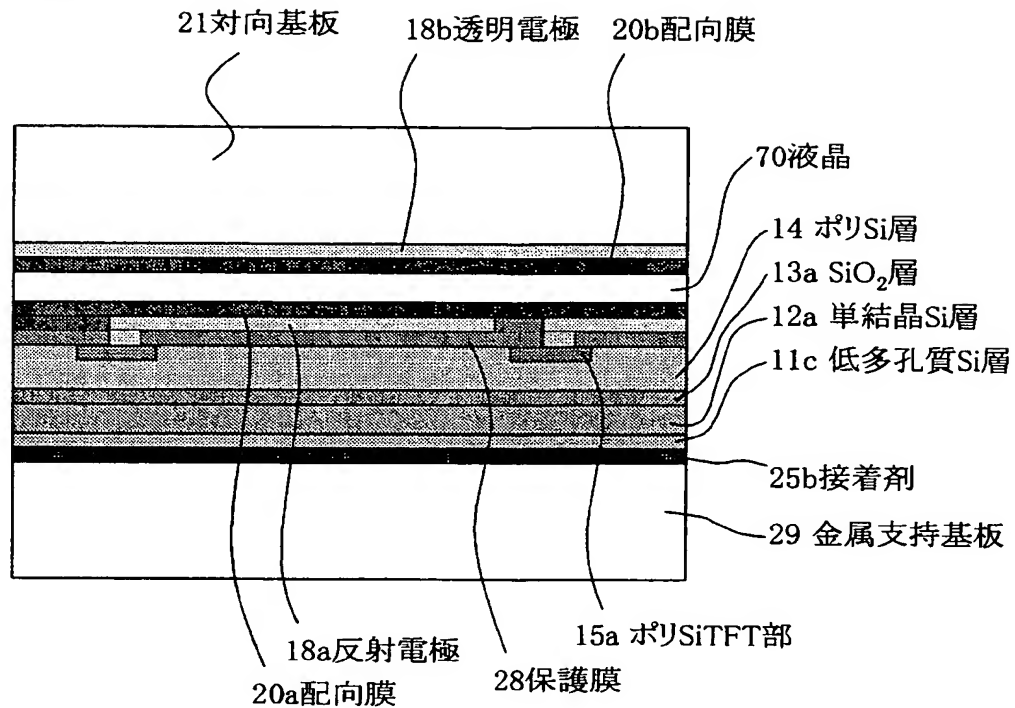


【図 12】

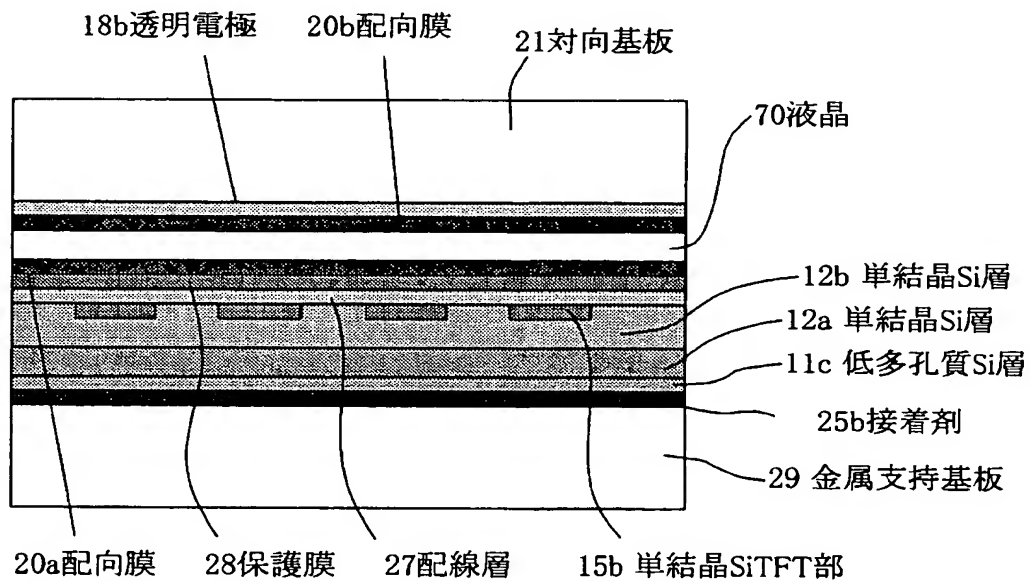


【図 13】

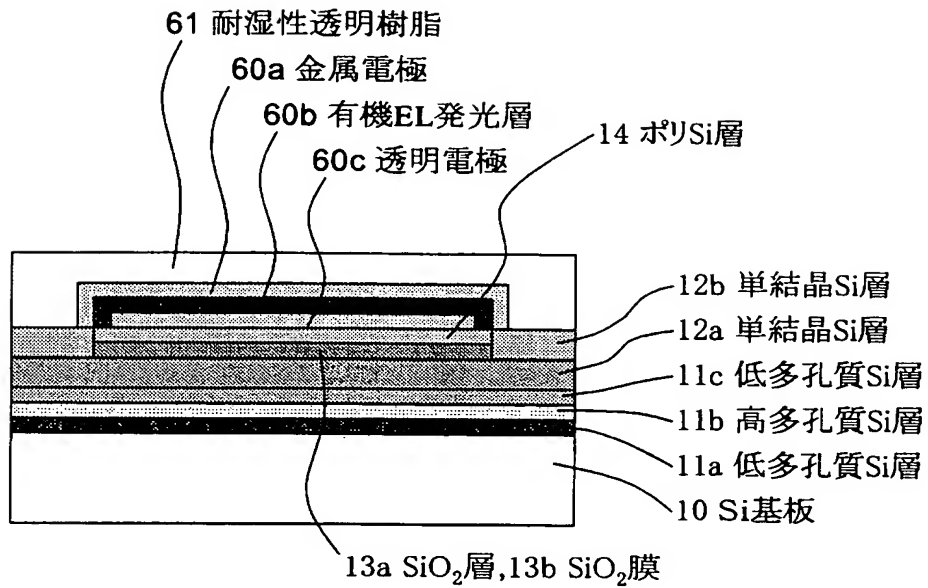
(a) 表示領域



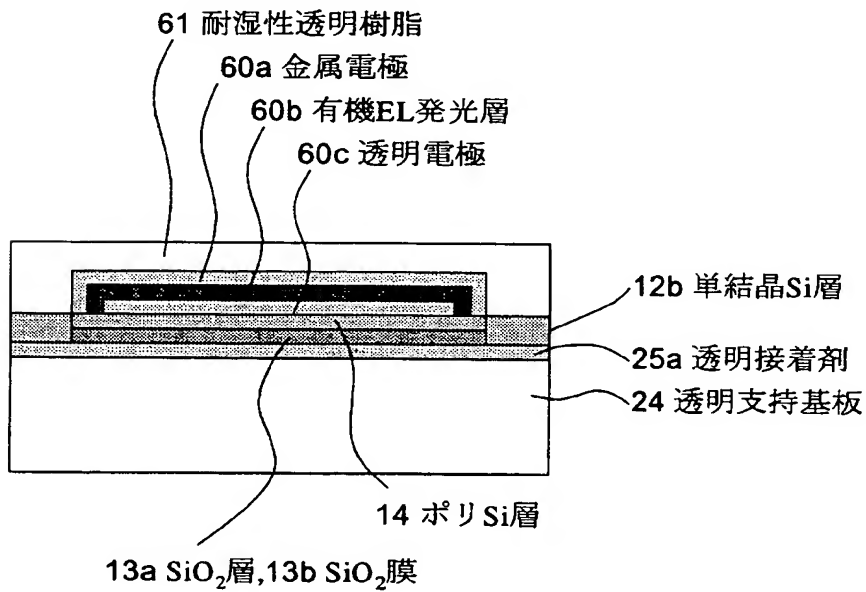
(b) 周辺回路領域



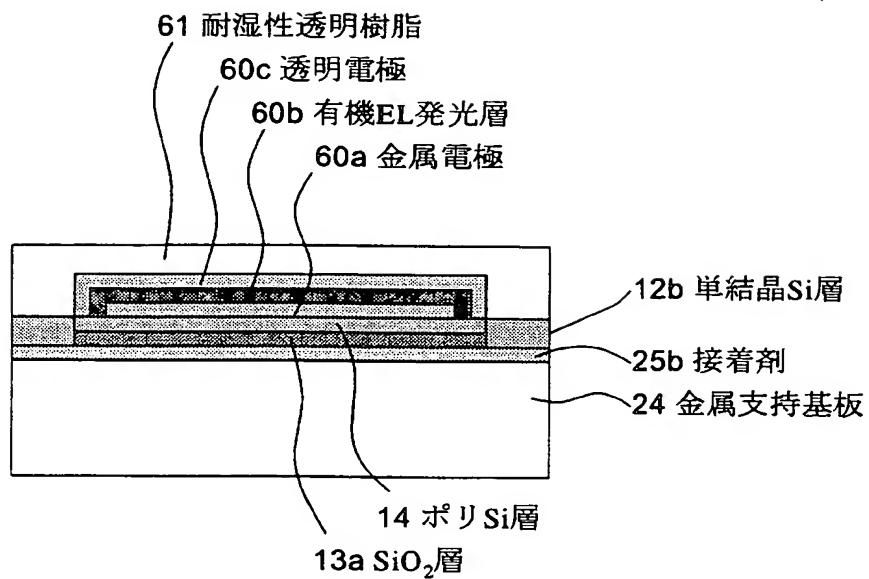
【図 14】



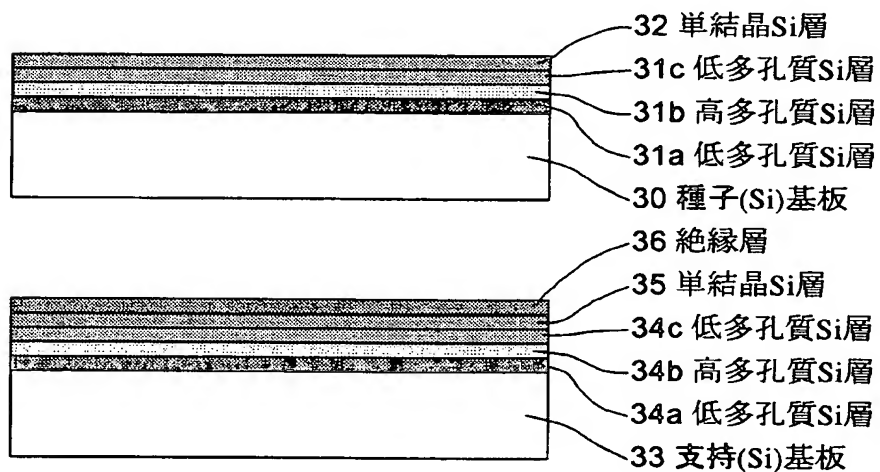
【図 15】



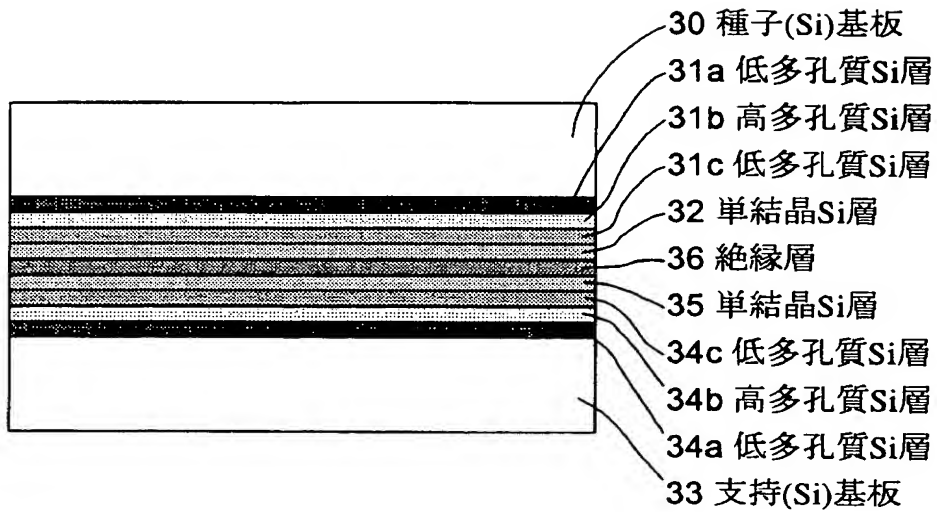
【図 16】



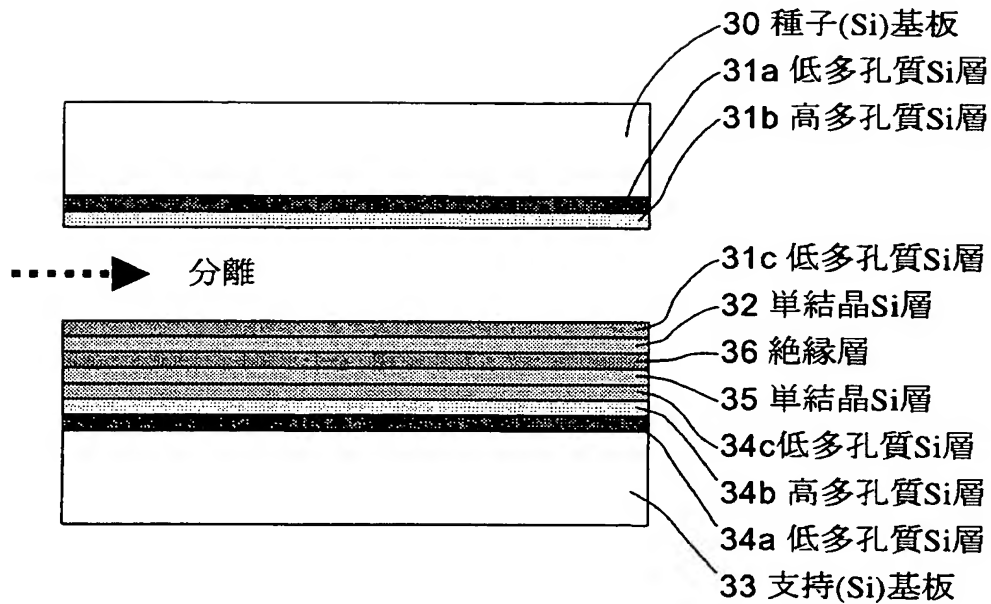
【図 17】



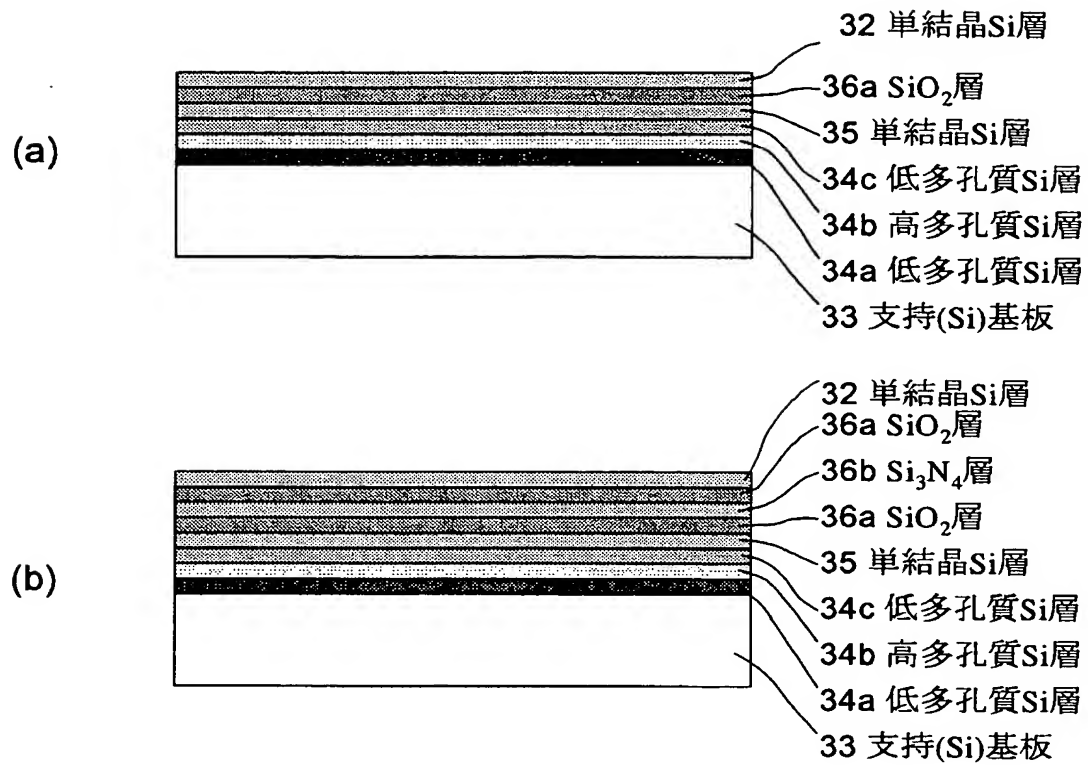
【図 18】



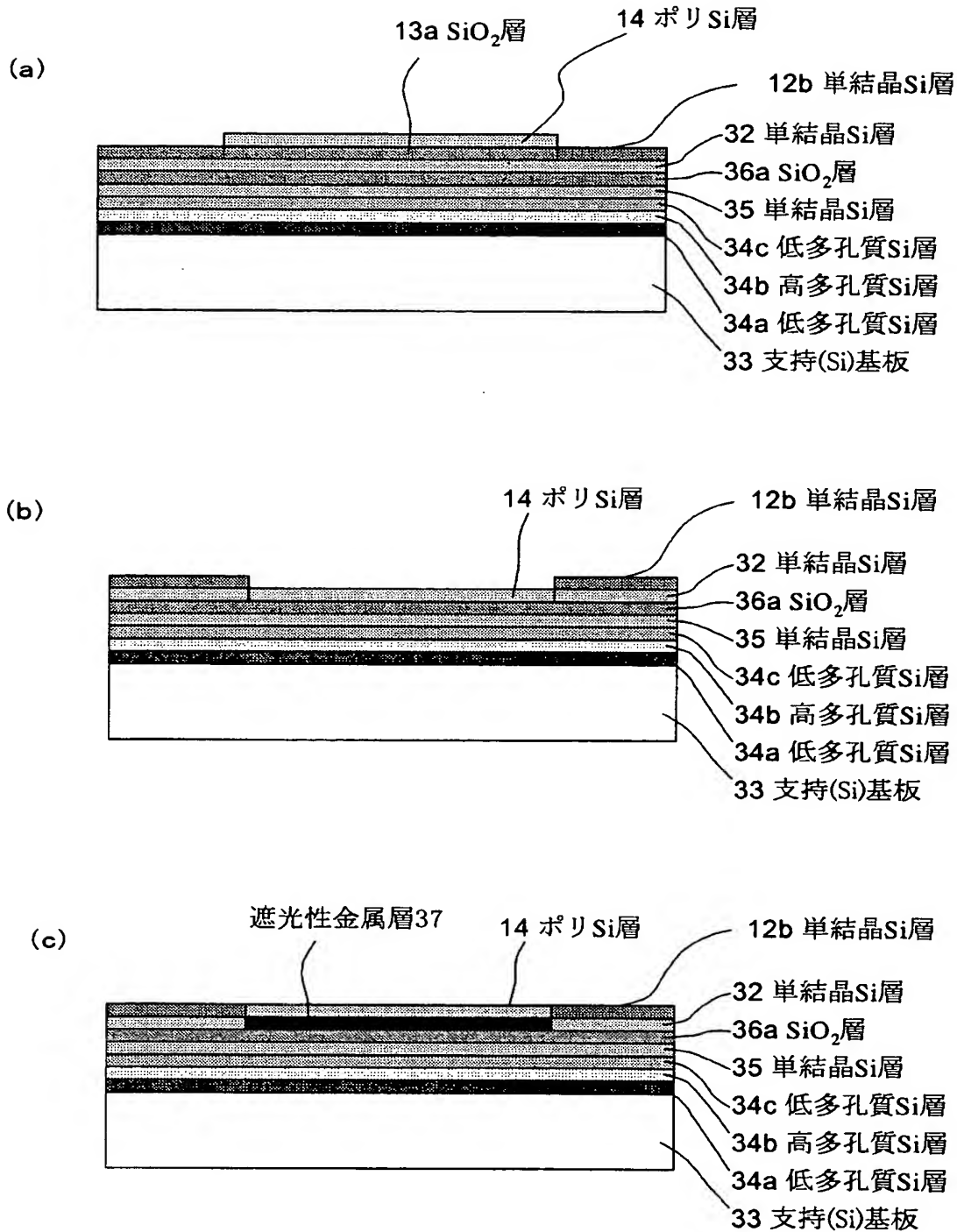
【図 19】



【図 20】

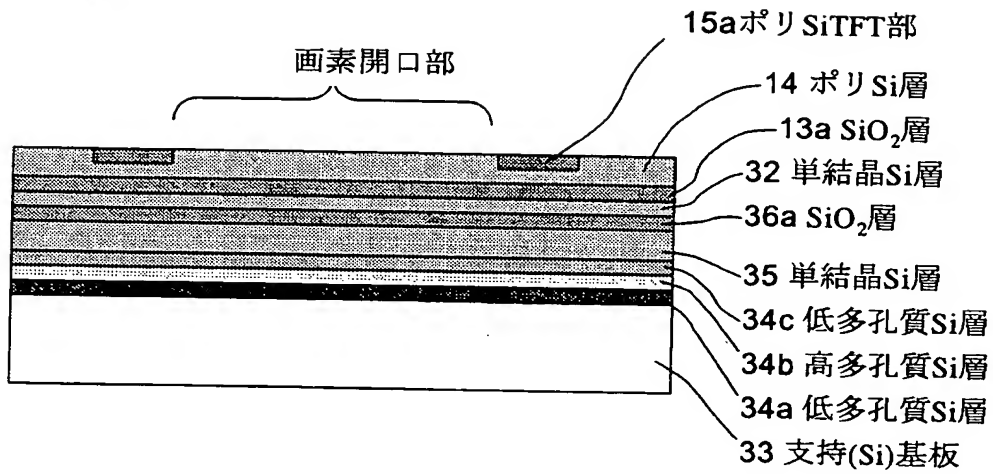


【図 21】

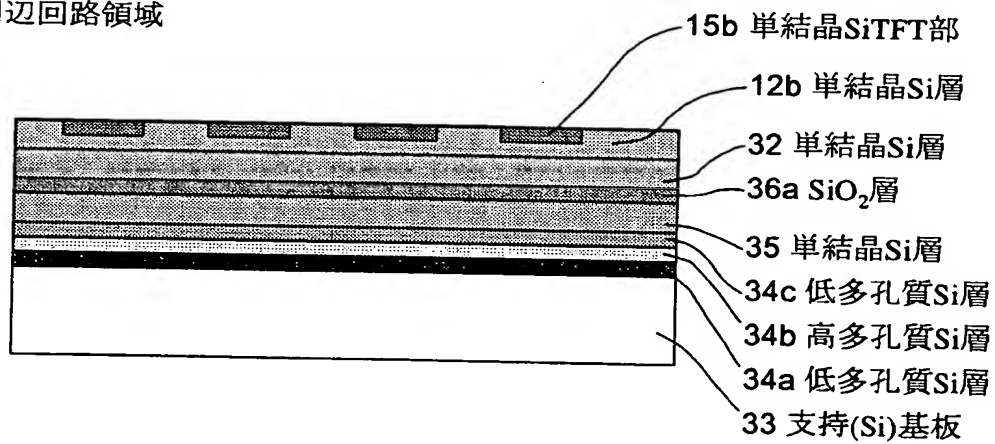


【図 22】

(a) 表示領域

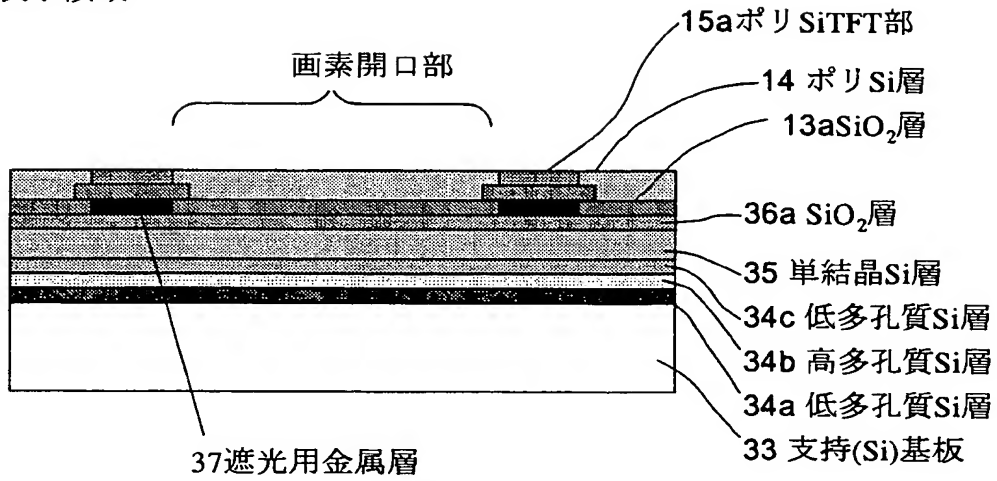


(b) 周辺回路領域

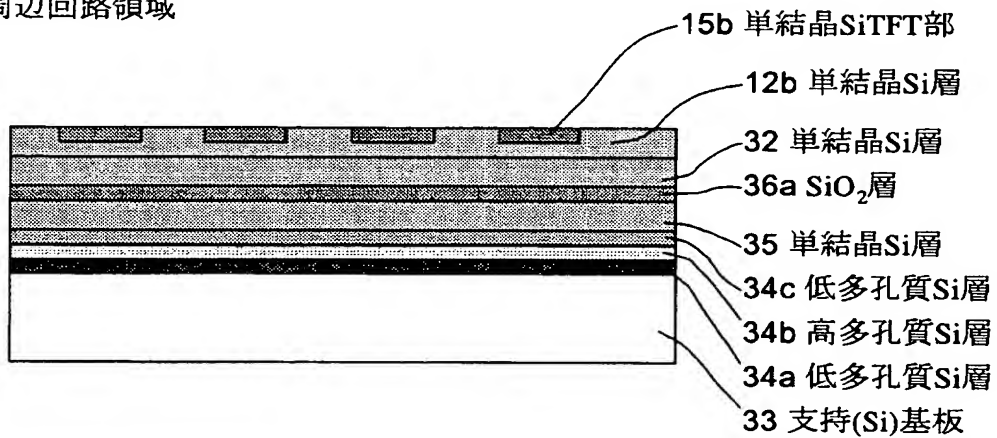


【図 23】

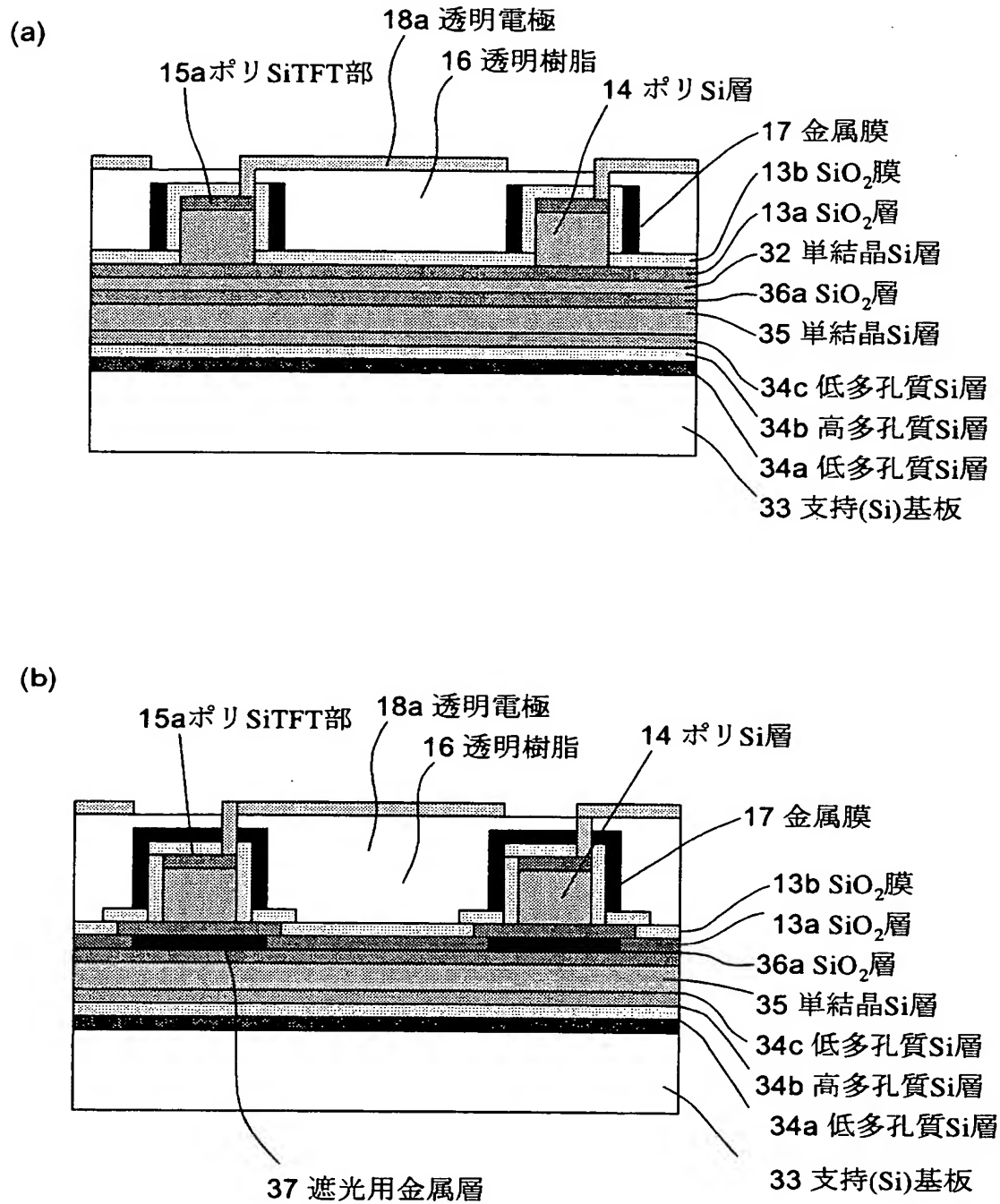
(a) 表示領域



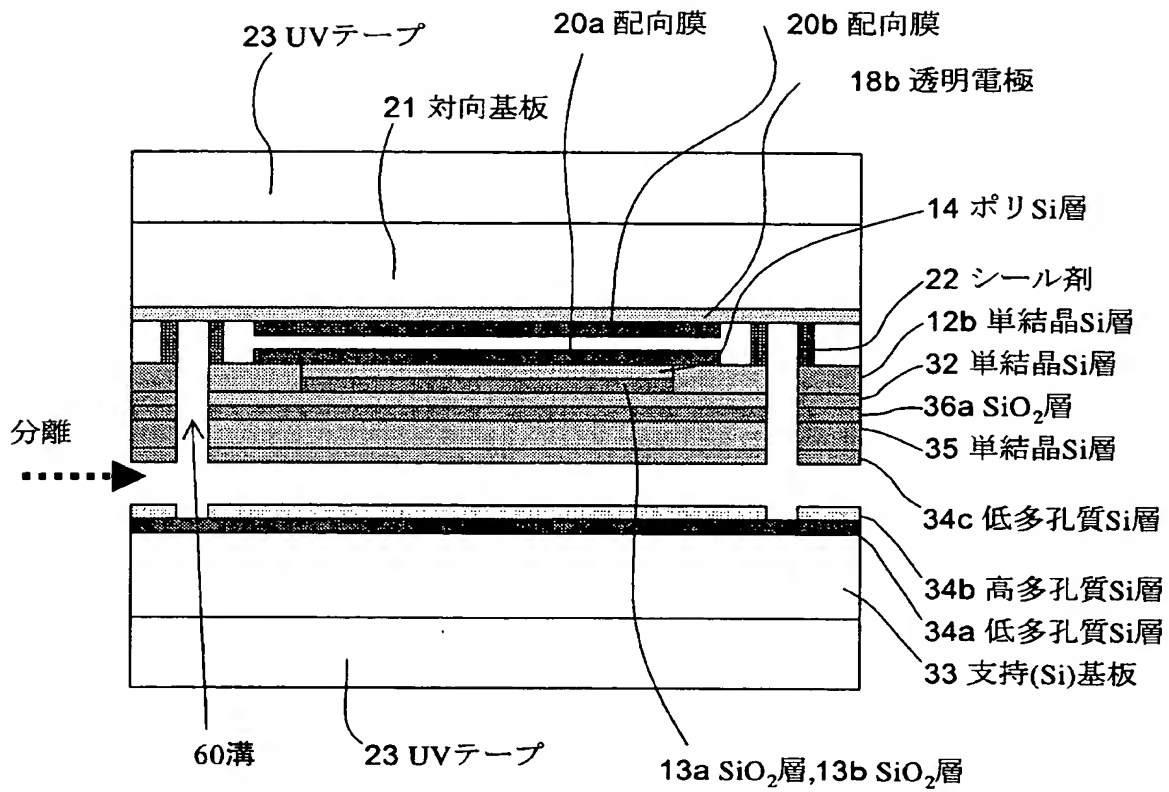
(b) 周辺回路領域



【図 24】

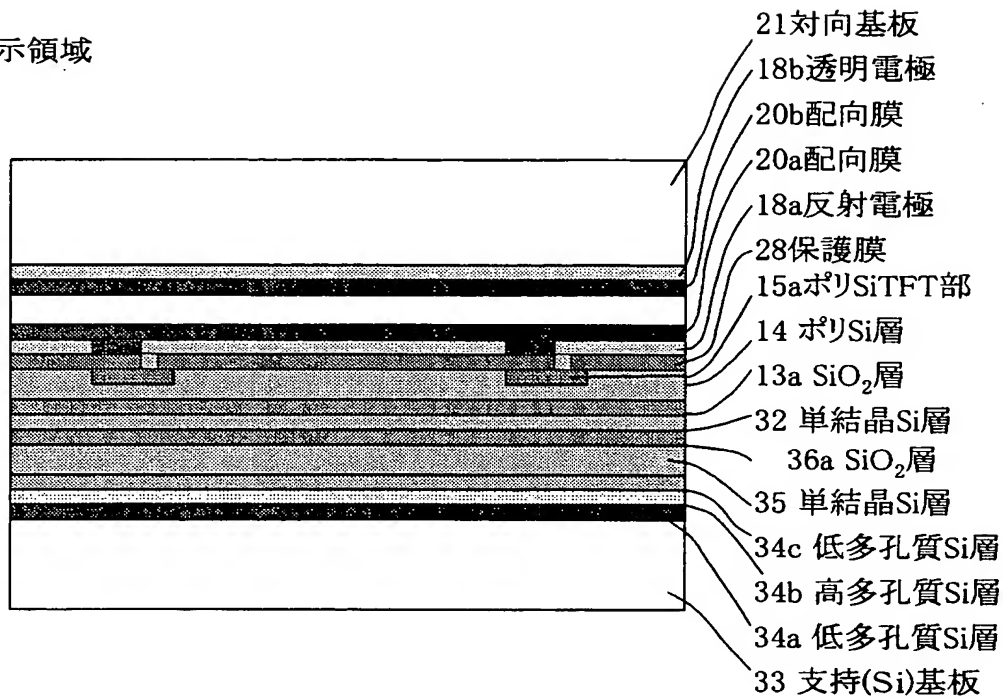


【図 25】

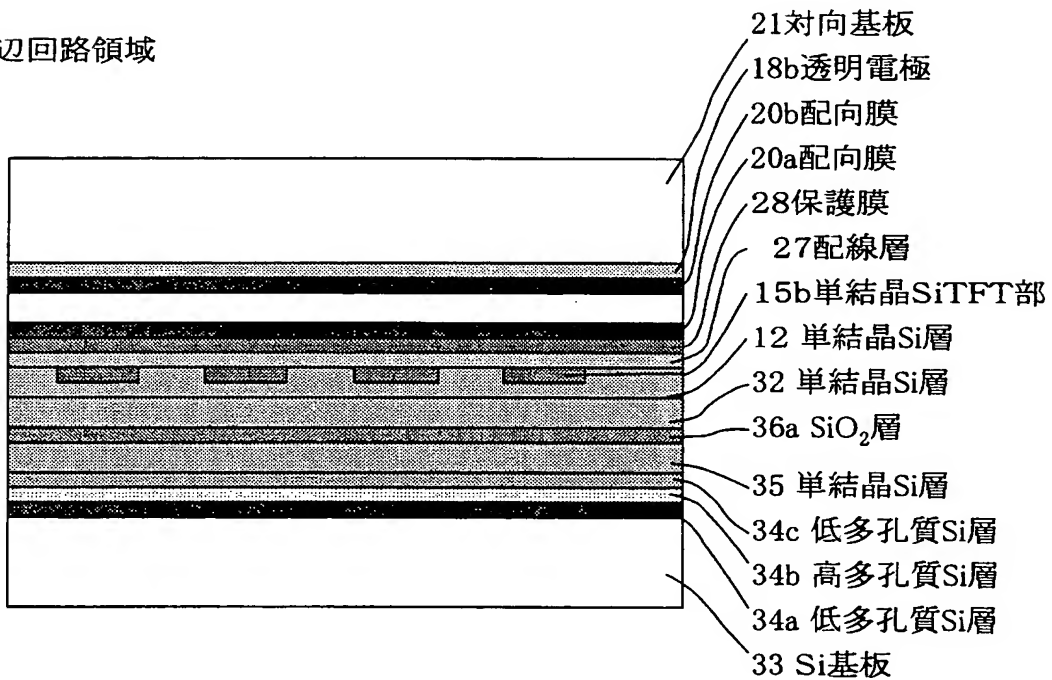


【図 26】

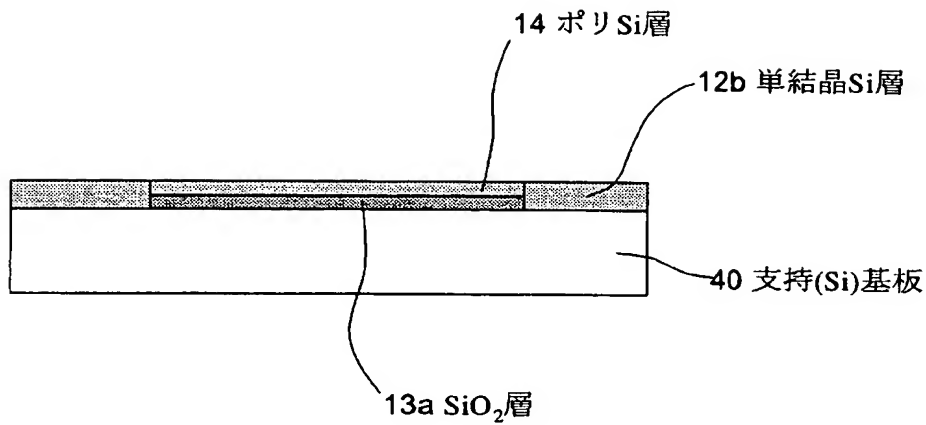
(a) 表示領域



(b) 周辺回路領域

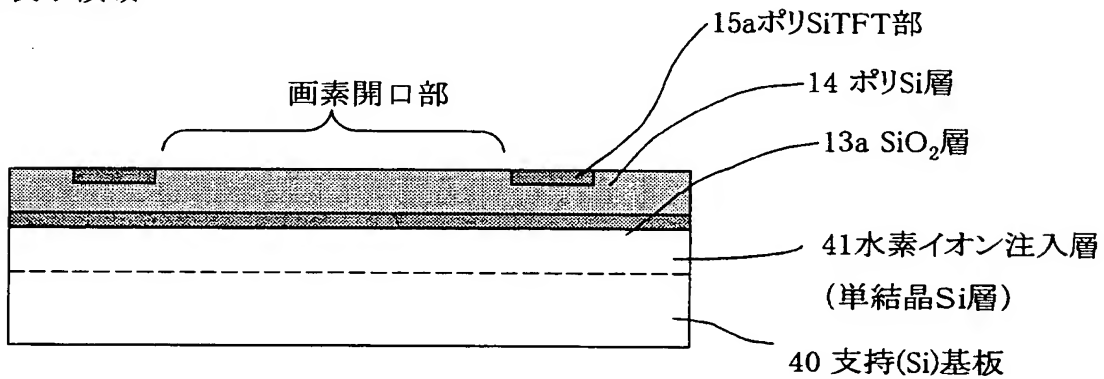


【図 27】

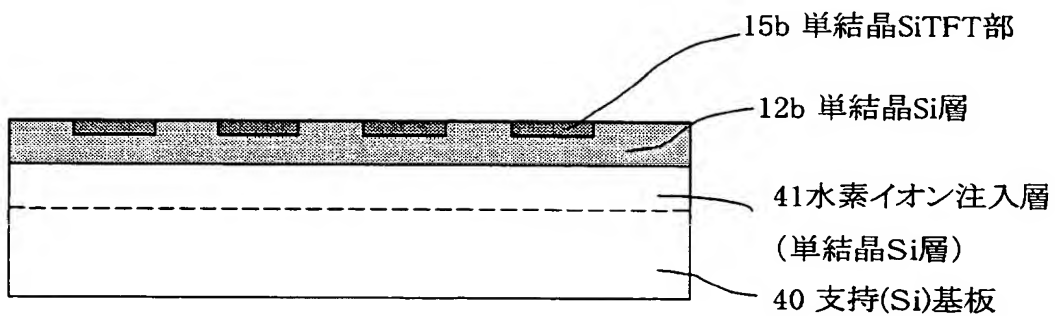


【図 28】

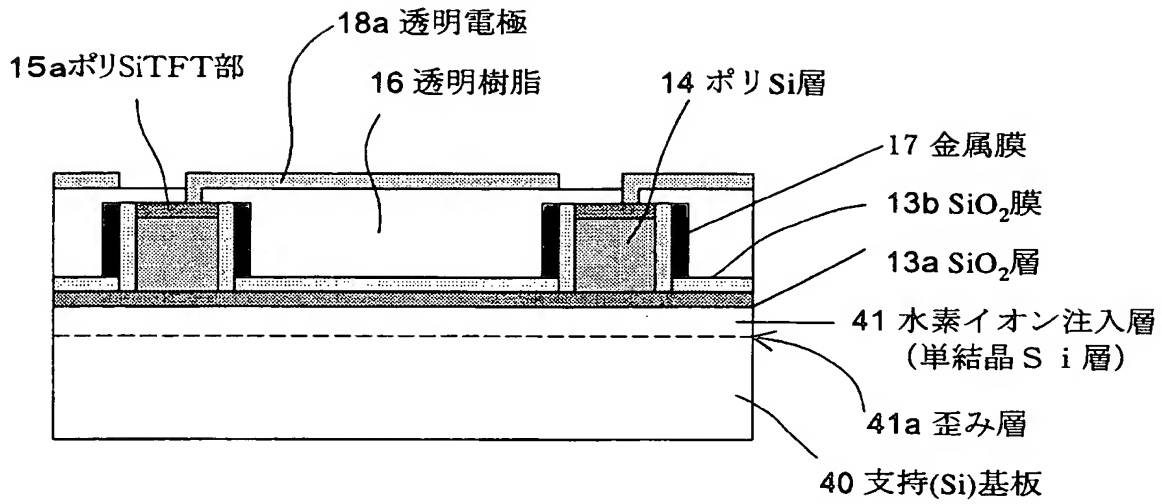
(a) 表示領域



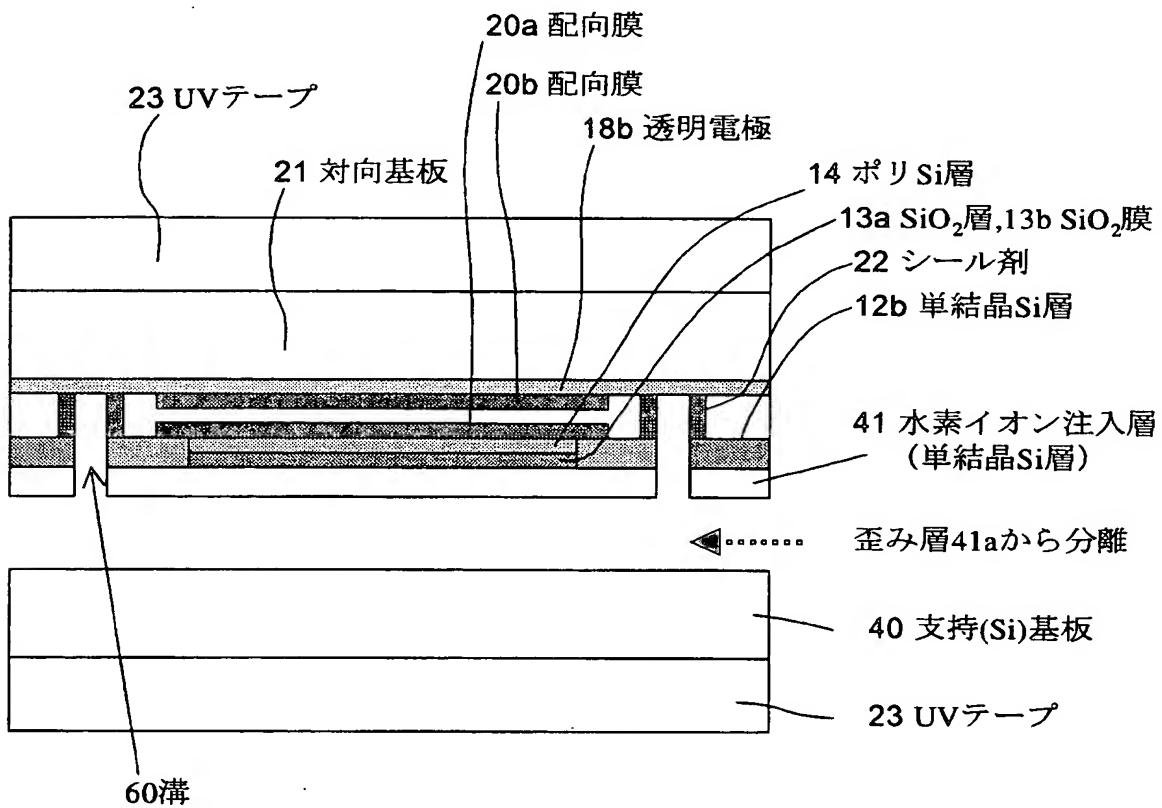
(b) 周辺回路領域



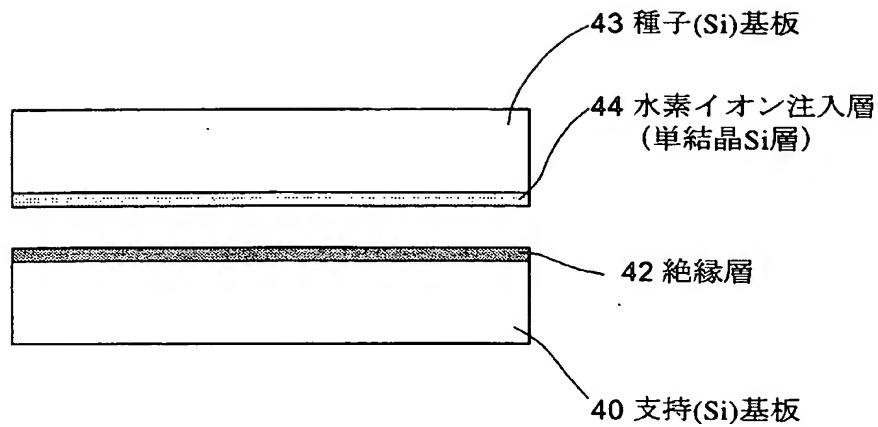
【図 29】



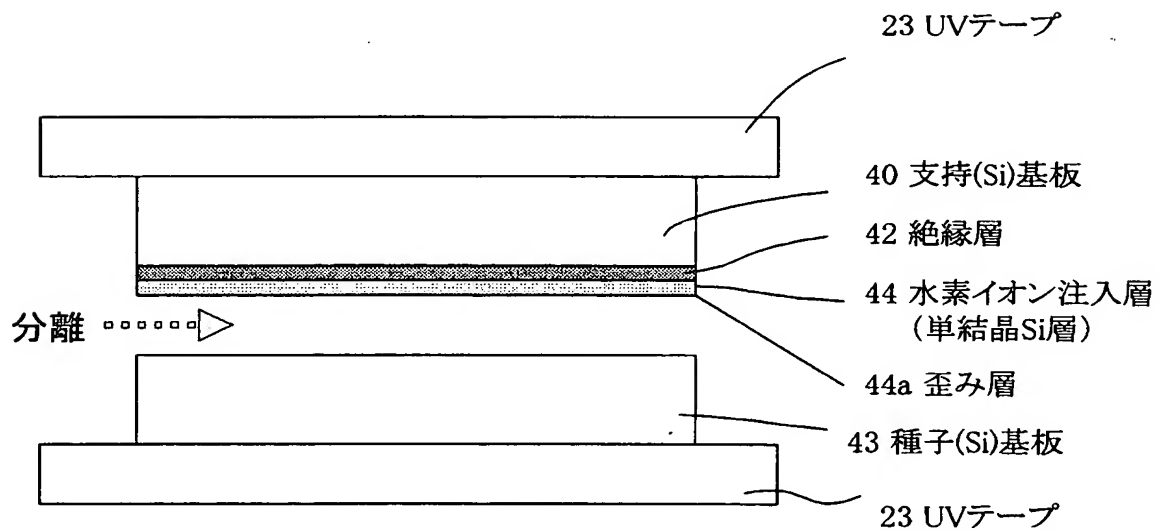
【図 30】



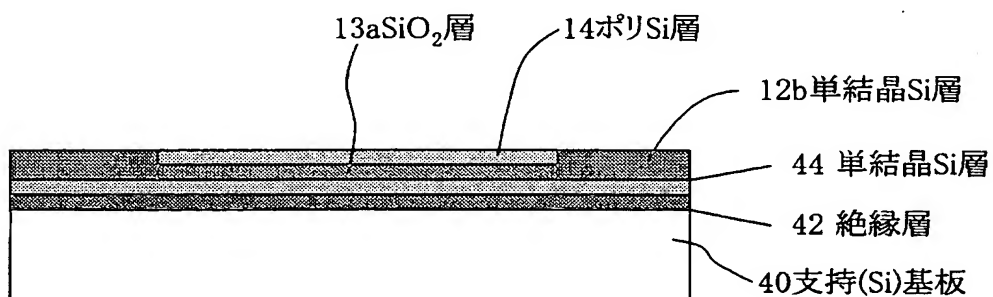
【図 3 1】



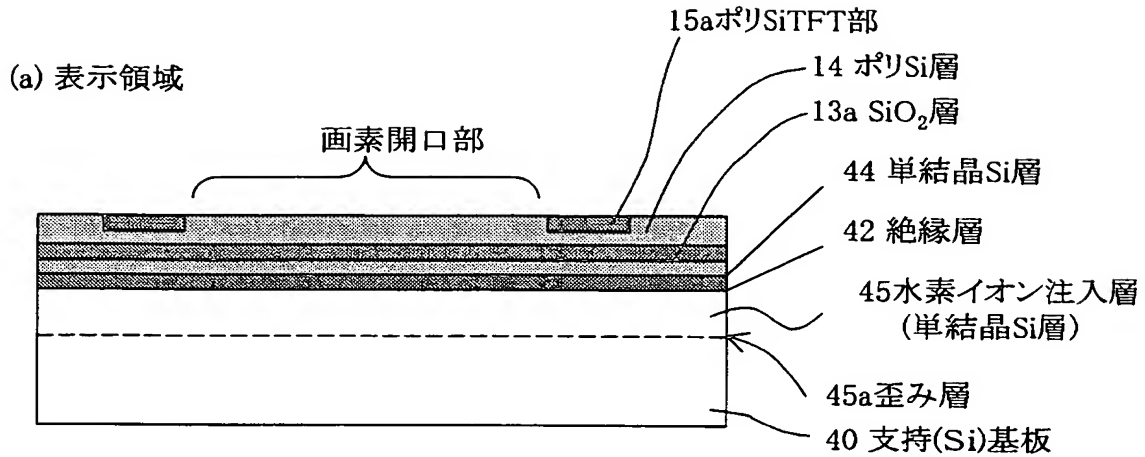
【図 3 2】



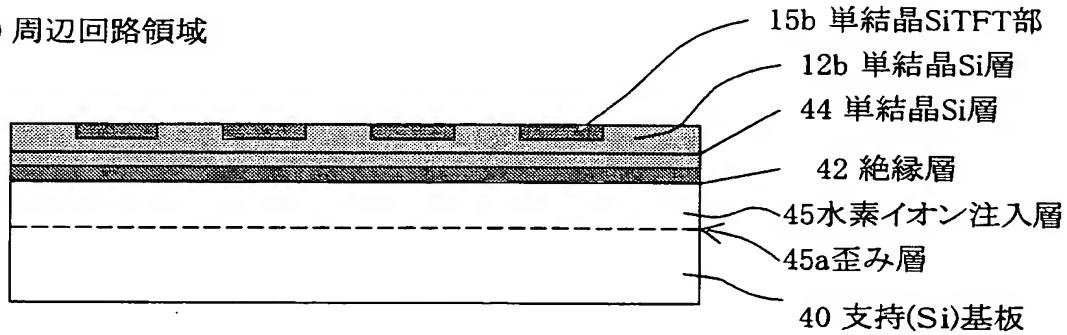
【図 3 3】



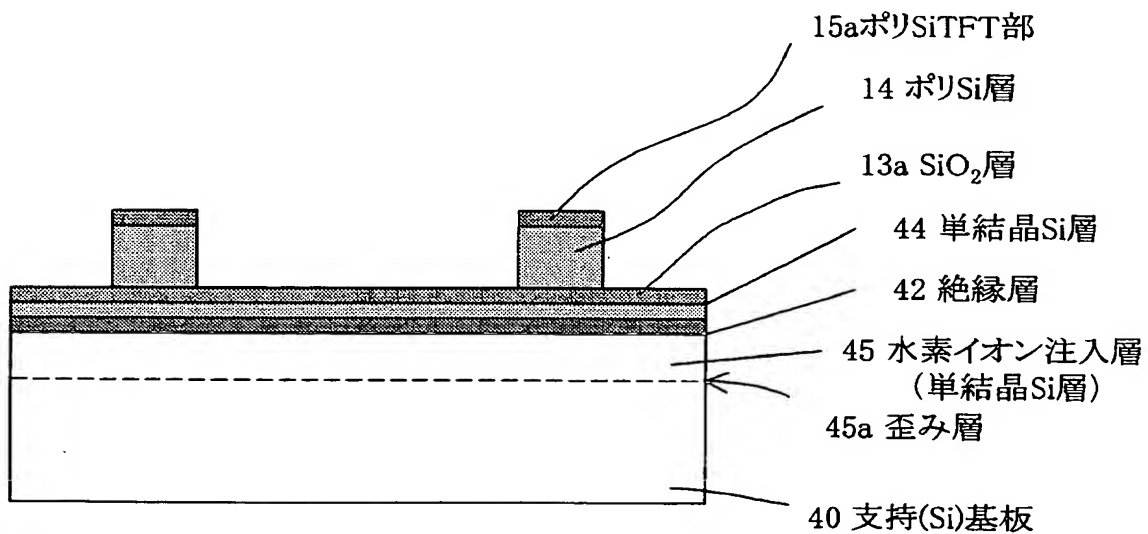
【図 3 4】



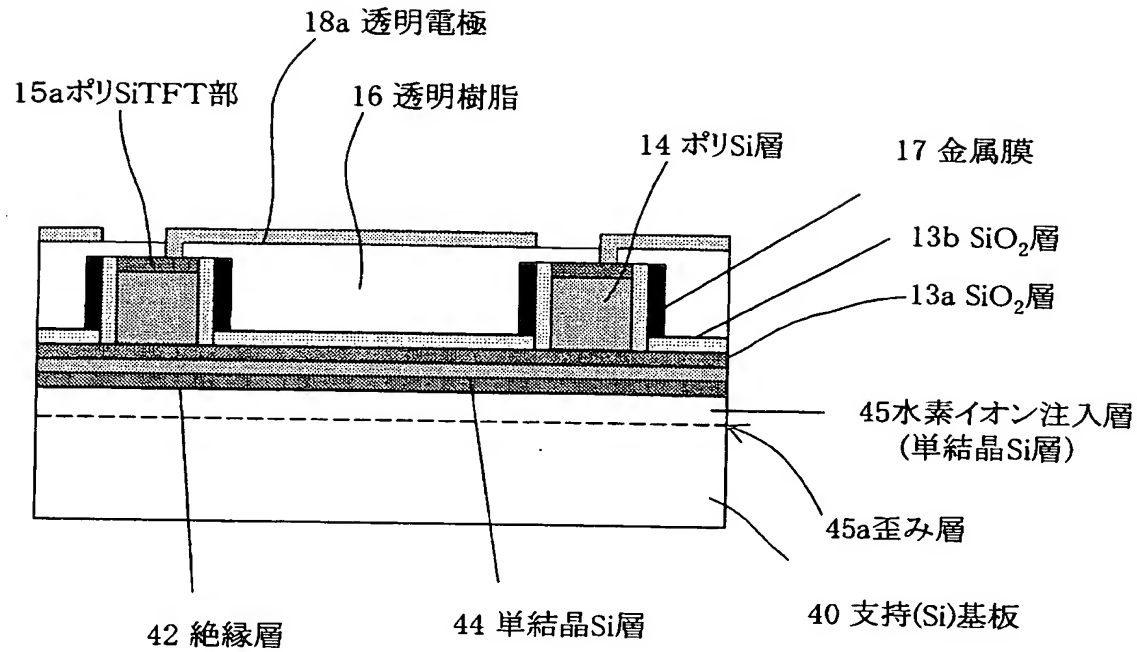
(b) 周辺回路領域



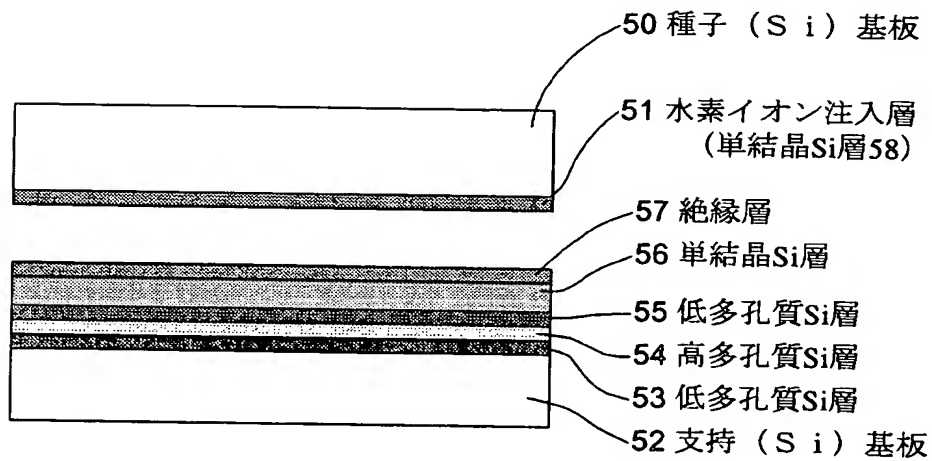
【図 3 5】



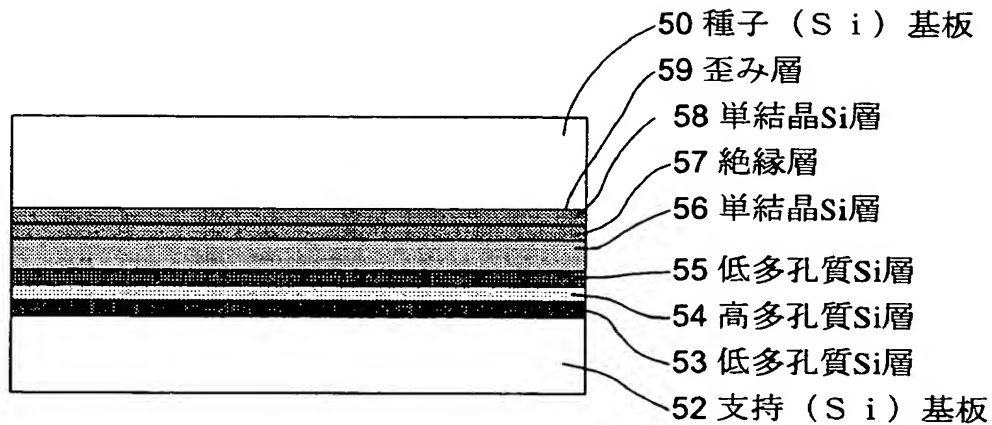
【図 36】



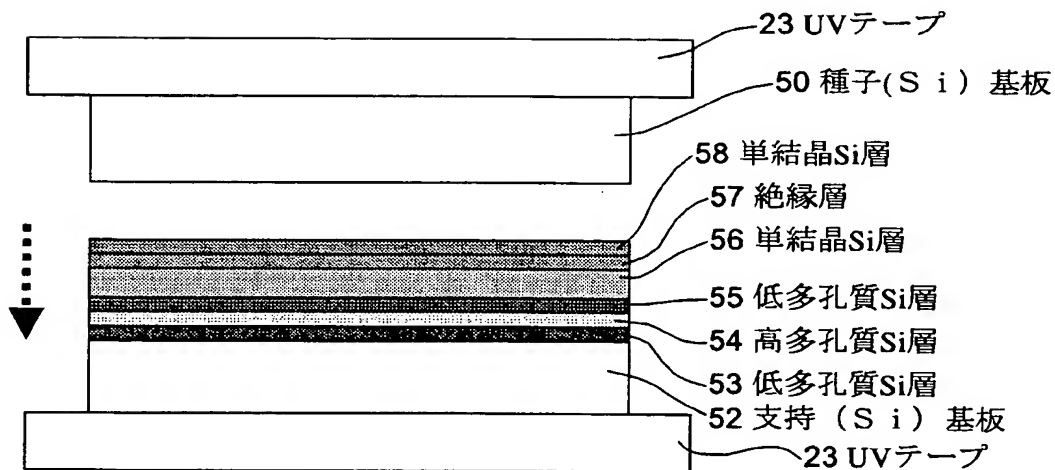
【図 37】



【図38】



【図39】



【図 40】

多孔質層分離法によるLCD／有機ELの組立法

電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	↑ 面単組立	無し	支持体の面単組立	対向／支持体
	↑ 面単組立	↑	支持体チップの面単組立	対向基板／TFT基板層
	↑ 面単組立	↑	支持体の面単組立	支持体
	↑ 面単組立	↑	支持体チップの面単組立	TFT基板層
	↑ 面単組立	有り	支持体チップの面単組立	対向／支持体
	↑ 面単組立	↑	支持体チップの面単組立	対向基板
	↑ 面単組立	↑	支持体の面単組立	支持体
透過型	↑ 面単組立	↑	支持体チップの面単組立	—
	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	↑ 面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	↑ 面単組立	↑	透明支持体の面単組立	透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	TFT基板層
	↑ 面単組立	有り	透明支持体の面単組立	対向／透明支持体
下面発光型有機EL	↑ 面単組立	↑	透明支持体チップの面単組立	対向基板
	↑ 面単組立	↑	透明支持体の面単組立	透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	—
	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 41】

二重多孔質層分離法によるLCD／有機ELの組立法

電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	面単組立	無し	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面単組立	有り	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
上面発光型有機EL	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	—
	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型	面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
下面発光型有機EL	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 4 2】

イオン注入層分離法によるLCD／有機ELの組立法

電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	↑ 面単組立	無し	支持体の面単組立	対向／支持体
	↑ 面単組立	↑	支持体チップの面単組立	対向基板／TFT基板層
	↑ 面単組立	↑	支持体の面単組立	支持体
	↑ 面単組立	↑	支持体チップの面単組立	TFT基板層
	↑ 面単組立	有り	支持体の面単組立	対向／支持体
	↑ 面単組立	↑	支持体チップの面単組立	対向基板
透過型	↑ 面単組立	↑	支持体の面単組立	支持体
	—	無し	支持体チップの面単組立	—
	—	↑	支持体の面単組立	有機EL／支持基板
	—	有り	支持体チップの面単組立	有機EL基板層
	—	↑	支持体の面単組立	有機EL／支持基板
	↑ 面単組立	↑	支持体チップの面単組立	有機EL基板層
	↑ 面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	↑ 面単組立	↑	透明支持体の面単組立	透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	TFT基板層
下面発光型有機EL	↑ 面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	対向基板
	↑ 面単組立	↑	透明支持体の面単組立	透明支持体
	↑ 面単組立	↑	透明支持体チップの面単組立	—
	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 43】

二重イオン注入層分離法によるLCD／有機ELの組立法

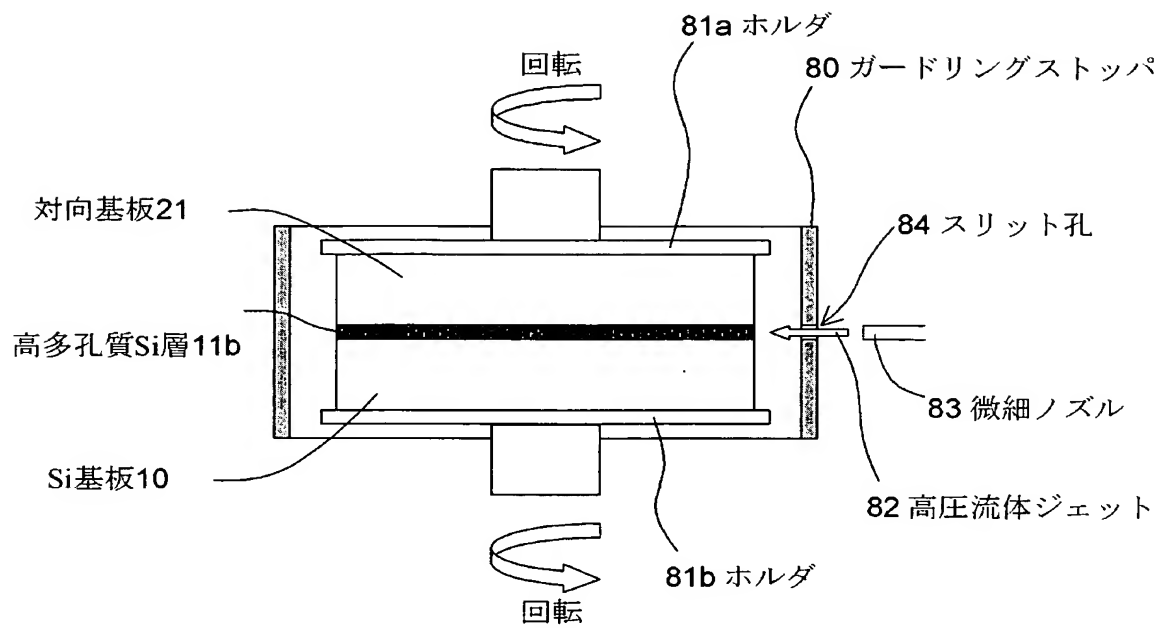
電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	面単組立	無し	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面単組立	有り	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	—
上面発光型有機EL	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
透過型	面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面単組立	↑	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
下面発光型有機EL	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 4 4】

多孔質層・イオン注入層分離法によるLCD／有機ELの組立法

電気光学表示装置 の種類	対向基板との 重ね合わせ方法	溝	支持体との 貼り合せ方法	切断部
反射型LCD	面単組立	無し	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	TFT基板層
	面単組立	有り	支持体の面単組立	対向／支持体
	↑	↑	支持体チップの面単組立	対向基板／TFT基板層
上面発光型有機EL	面単組立	↑	支持体の面単組立	支持体
	↑	↑	支持体チップの面単組立	—
	—	無し	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
	—	有り	支持体の面単組立	有機EL／支持基板
	—	↑	支持体チップの面単組立	有機EL基板層
透過型	面単組立	無し	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	TFT基板層
	面単組立	有り	透明支持体の面単組立	対向／透明支持体
	↑	↑	透明支持体チップの面単組立	対向基板／TFT基板層
下面発光型有機EL	面単組立	↑	透明支持体の面単組立	透明支持体
	↑	↑	透明支持体チップの面単組立	—
	—	無し	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層
	—	有り	透明支持体の面単組立	有機EL／透明支持基板
	—	↑	透明支持体チップの面単組立	有機EL基板層

【図 45】



【書類名】 要約書

【要約】

【課題】 高い電子・正孔移動度を有し、かつ低リーク電流特性を有した高輝度、高精細で高機能の透過型LCD、反射型LCD、上面発光型有機EL、下面発光型有機ELなどの電気光学表示装置を得る。

【解決手段】 単結晶Si基板10に多孔質半導体層（低多孔質Si層11a・高多孔質Si層11b・低多孔質Si層11c）、単結晶Si層12a、SiO₂層13aを形成し、表示領域のSiO₂層13aを残して周辺回路領域のSiO₂層13aを除去し、半導体エピタキシャル成長により表示領域にポリSi層14を、周辺回路領域に単結晶Si層12bを、それぞれ形成し、表示領域のポリSi層14に表示素子部を、周辺回路領域の単結晶Si層12bに周辺回路部を、それぞれ形成し、Si基板10を高多孔質Si層11bから分離する工程と、分離後の超薄型電気光学表示素子基板に支持体を貼り付け、支持体の貼り付け後、各超薄型電気光学表示装置に分割する。

【選択図】 図7



特願 2 0 0 3 - 0 8 3 0 5 6

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 2 1 8 5]

1. 変更年月日

1 9 9 0 年 8 月 3 0 日

[変更理由]

新規登録

住 所

東京都品川区北品川 6 丁目 7 番 3 5 号

氏 名

ソニー株式会社

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 4 年 1 月 3 0 日
Date of Application:

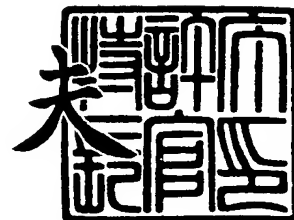
出 願 番 号 特 願 2 0 0 4 - 0 2 4 8 9 7
Application Number:
[ST. 10/C]: [J P 2 0 0 4 - 0 2 4 8 9 7]

出 願 人 ソニー株式会社
Applicant(s):

2 0 0 4 年 3 月 1 5 日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願
【整理番号】 0390508622
【提出日】 平成16年 1月30日
【あて先】 特許庁長官 殿
【国際特許分類】 H01L 21/02
【発明者】
 【住所又は居所】 福岡県福岡市早良区百道浜 2 丁目 3 番 2 号ソニーセミコンダクタ
 九州株式会社内
 【氏名】 山中 英雄
【特許出願人】
 【識別番号】 000002185
 【氏名又は名称】 ソニー株式会社
【代理人】
 【識別番号】 100084294
 【弁理士】
 【氏名又は名称】 有吉 教晴
【選任した代理人】
 【識別番号】 100114627
 【弁理士】
 【氏名又は名称】 有吉 修一郎
【先の出願に基づく優先権主張】
 【出願番号】 特願2003- 83056
 【出願日】 平成15年 3月25日
【手数料の表示】
 【予納台帳番号】 052641
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 特許請求の範囲 1
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 0106169

を含む超薄型電気光学表示装置の製造方法。

【請求項 7】

単結晶半導体からなる種子基板および支持基板に多孔質半導体層を形成する工程と、
前記種子基板および支持基板に、前記多孔質半導体層を介して単結晶半導体層を形成する工程と、

前記種子基板および支持基板の少なくとも一方に、前記単結晶半導体層を介して絶縁層を形成する工程と、

前記種子基板および支持基板を前記絶縁層の形成面で貼り合わせる工程と、

前記種子基板を、同種子基板の多孔質半導体層から分離する工程と、

前記種子基板の分離により露出した前記単結晶半導体層の表面を少なくとも水素アニール処理によりエッチングして平坦化する工程と、

前記単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と

、
前記支持基板を同支持基板の多孔質半導体層から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と

を含む超薄型電気光学表示装置の製造方法。

【請求項 8】

単結晶半導体からなる支持基板の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を残して、少なくとも周辺回路領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を除去する工程と、

前記表示領域の非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層に表示素子部を、前記周辺回路領域の単結晶半導体層に周辺回路部を形成する工程と

、
前記支持基板の所定深さにイオン注入層を形成する工程と、

剥離用アニール処理を行う工程と、

前記支持基板を前記イオン注入層の歪部から分離する工程と、

前記分離後の超薄型電気光学表示素子基板に支持体を貼り付ける工程と、

前記支持体の貼り付け後、各超薄型電気光学表示装置に分割する工程と

を含む超薄型電気光学表示装置の製造方法。

【請求項 9】

単結晶半導体からなる種子基板にイオン注入層を形成する工程と、

単結晶半導体からなる支持基板に絶縁層を形成する工程と、

前記種子基板のイオン注入層と前記支持基板の絶縁層とを貼り合わせ、熱処理により前記イオン注入層と絶縁層とを共有結合させて単結晶半導体層を形成する工程と、

剥離用アニール処理を行い、前記種子基板を同種子基板のイオン注入層の歪部から分離する工程と、

少なくとも水素アニール処理により前記単結晶半導体層の表面をエッチングして平坦化する工程と、

前記単結晶半導体層の表面に絶縁層を形成し、更に非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶半導体層を形成する工程と、

表示領域の絶縁層と非晶質半導体層または非晶質及び多結晶混在半導体層または多結晶